

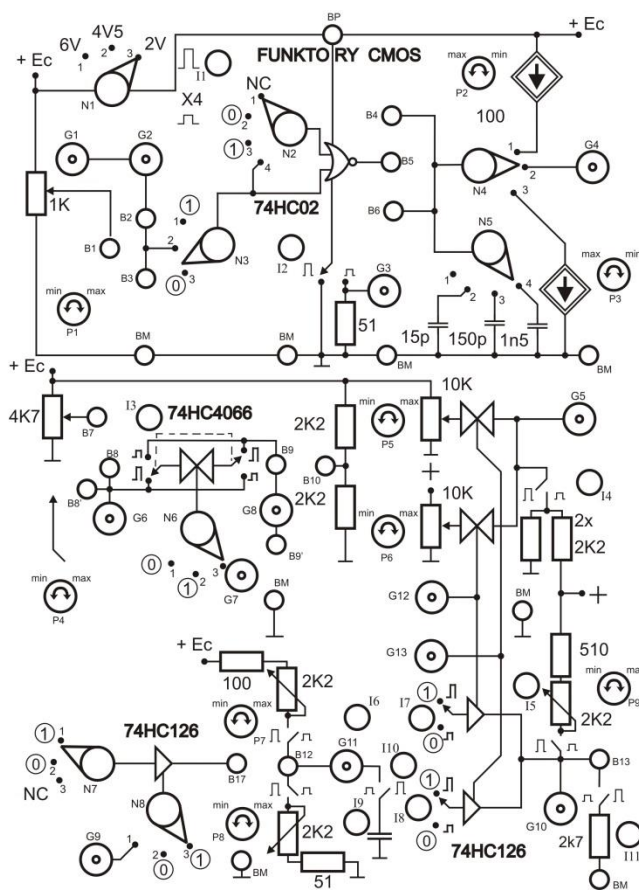
3. Funktory CMOS cz.1

Druga charakterystyczna rodzina układów cyfrowych to układy CMOS. W jej ramach występuje zbliżony asortyment funktorów i przerzutników jak dla układów TTL (wejście standardowe i wejście Schmitta, wyjście aktywne, trójstanowe i z otwartym kolektorem - tu drenem). Rodzina CMOS umożliwia pracę w szerokim zakresie napięć zasilających. Ponadto pobór prądu z zasilania następuje wyłącznie w trakcie przełączania – w stanie ustalonym jest on praktycznie do pominięcia. Dla rodziny CMOS przedstawiono bramkę podstawową (wyjście aktywne), a ponadto bufor z wyjściem trójstanowym i tzw. bramkę transmisyjną (przełącznik analogowy). Jest to rozwiązanie specyficzne dla tej rodziny.

Wyposażenie stanowiska:

- model: „Funktory CMOS”,
- zasilacz 8 – 15V , wtyk mini-jack
- oscyloskop typ Rigol DS1052E (pasmo 50MHz), sondy bierne (1/10)
- generator/częstotściomierz typ Rigol DG1022 (pasmo do 20MHz/sinus, do 5 MHz/prostokąt)
- multimetry M1/M2 (typ(MY-64 lub podobne) , zaciski V/ Ω i com są oznaczane w tekście jako $\oplus$ i $\ominus$.

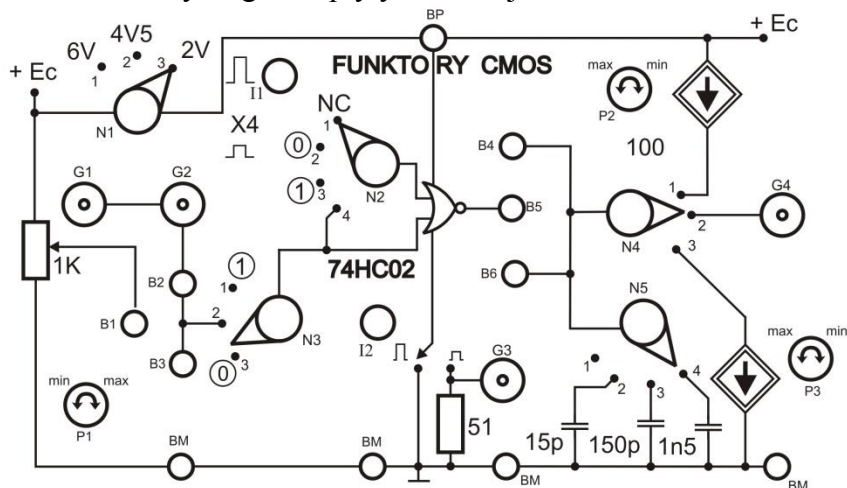
Schemat płyty czołowej modelu przedstawia rys. 2.1.



Rys.2.1 Schemat płyty czołowej modelu „Funktory CMOS”.

1 Funktor z wyjściem aktywnym

Rysunek poniżej przedstawia odpowiadający fragment płytki czołowej modelu.



1.1 Funkcja logiczna

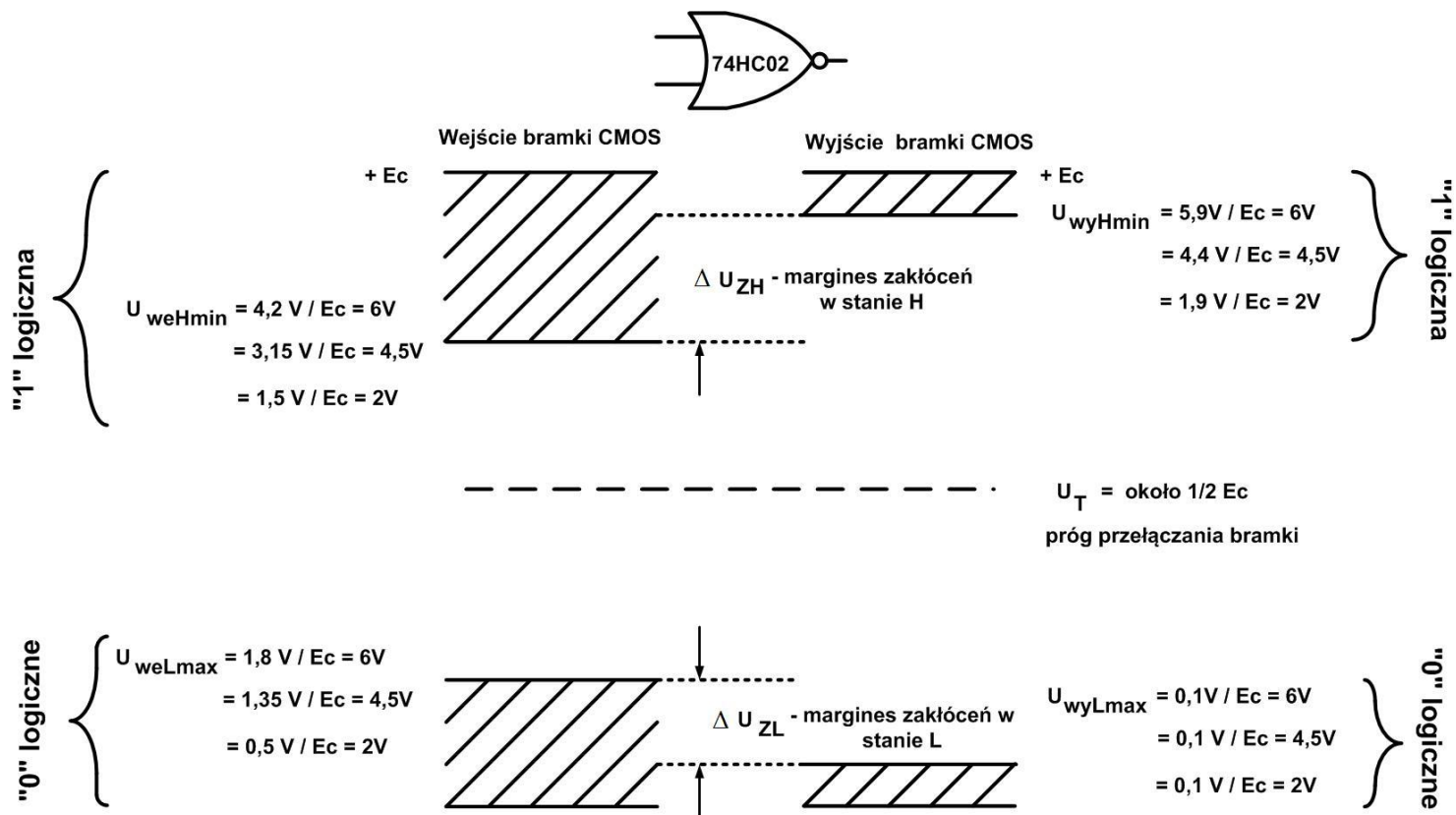
! Określić funkcję logiczną bramki. Użyć oznaczeń 0/1 dla wejść i wyjścia. **Napięcie zasilania $E_C = 4,5\text{ V}$**
Napięcie zasilania E_C zmieniamy przełącznikiem na PŁYTCIE POMIAROWEJ.

| M1: zakres 20V, $\oplus$ do B5 a $\ominus$ do BM. I1, I2 wył. Zmiany stanów logicznych dokonywać za pomocą N2 i N3.

$$F_{(a,b)} =$$

a (przełącznik N2)	b (przełącznik N3)	F

1.1.1 Zakresy napięć dla poziomów logicznych bramki CMOS 74HC02



1.2 Charakterystyka przejściowa

! Wyznaczyć charakterystykę przejściową (trzy charakterystyki na wspólnym wykresie dla napięć zasilania 2V, 4,5V, 6V). E_C przyjmuje wartości z tolerancją $\pm 10\%$.

| M1: zakres 20V, $\oplus$ do B3, $\ominus$ do BM. M2: zakres 20V, $\oplus$ do B5, $\ominus$ do BM, N3 poz. 2, N2 poz.4, zewrzeć B1 z B2. Przełączniki I1, I2 wył. Napięcie wejściowe - regulacja P1.

Regulować potencjometrem P1 tak, aby uzyskać 10 - 12 punktów pomiarowych.

| Zagęścić pomiary (co 0,2 V) dla następujących zakresów napięć:

E_C [V]	2	4,5	6
ΔU_{we} [V]	0,7-1,5	1,75-2,5	2,5- 3,5

! Na podstawie wykreślonej charakterystyki określić napięcie wejściowe dla dwóch przypadków granicznych, tj. takich przy którym na wyjściu jest jeszcze stabilny stan H / stan L.

! Na podstawie charakterystyk określić wzmacnienie bramki w obszarze przejściowym.

| Wartości graniczne nie są odpowiednikami katalogowych napięć $U_{we\ max}/U_{we\ min}$

Wy	E_C	2V	4,5V	6V
L	$U_{we\ gran'} [V]$			
	$U_{wy'} [V]$			
H	$U_{we\ gran''} [V]$			
	$U_{wy''} [V]$			
	$k_u [V]/[V]$			

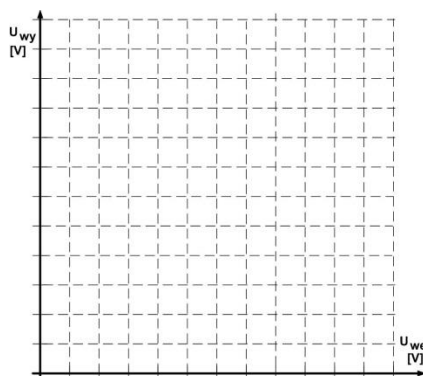
$$k_u = \frac{\Delta U_{wy}}{\Delta U_{we}}$$

$$\Delta U_{wy} = U_{wy''} - U_{wy'}$$

$$\Delta U_{we} = U_{we\ gran'} - U_{we\ gran''}$$

! Porównać wzmacnienie dla $E_C = 4,5V$ ze wzmacnieniem bramki TTL.

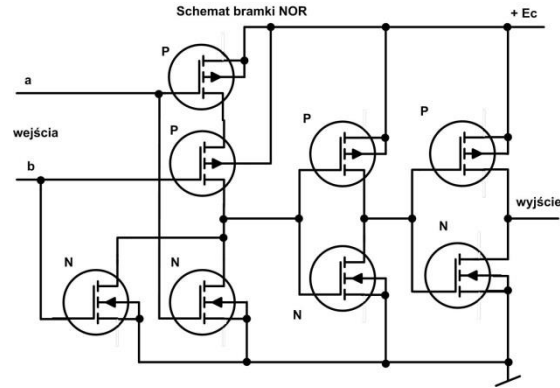
Na wykresie dobrać skalę napięcia na osi U_{we} i U_{wy} (trzy charakterystyki na wspólnym wykresie, 5-6 punktów pomiarowych na każdej).



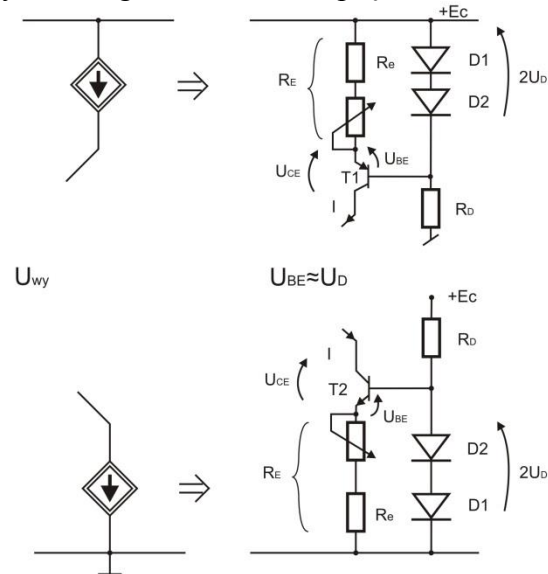
1.3 Charakterystyki wyjściowe

Dołączenie załączonego tranzystora do pełnego napięcia zasilającego może skutkować jego uszkodzeniem. Sytuacja taka występuje dla tranzystora „dolnego” bramki TTL, gdy wyjście w stanie niskim zostanie zwarte bezpośrednio z napięciem E_C . Zwarcie wyjścia w stanie wysokim do masy nie jest niebezpieczne, gdyż w szereg z tranzystorem „górnym” występuje dioda plus rezystancja około 100Ω.

Wyjście bramki CMOS składa się wyłącznie z tranzystorów (polowych z izolowaną bramką) „górnego” z kanałem typu p i „dolnego” z kanałem typu n. Dlatego też zwieranie wyjścia do masy lub zasilania jest niedopuszczalne.



Wartości maksymalne prądów wyjściowych (I_{dop}) wynoszą $|25mA|$ dla obu stanów. Aby nie dopuścić do uszkodzenia bramki 'HC02 wykorzystano regulowane źródła prądu.



Rys. 2.2 Źródła prądu jako obciążenie funktora CMOS.

Aby prądy: wypływający ze źródła „górnego” do bramki w stanie niskim i wpływający do źródła „dolnego” z bramki w stanie wysokim nie przekroczyły I_{dop} musi obowiązywać:

$$I R_E + U_{BE} - 2U_D = 0 \quad , \quad (U_D \approx U_{BE}) \quad \rightarrow \quad I R_E = U_D$$

$$I_{dop} = \frac{U_D}{R_{Emin}} \quad , \quad (R_{Emin} = R_E)$$

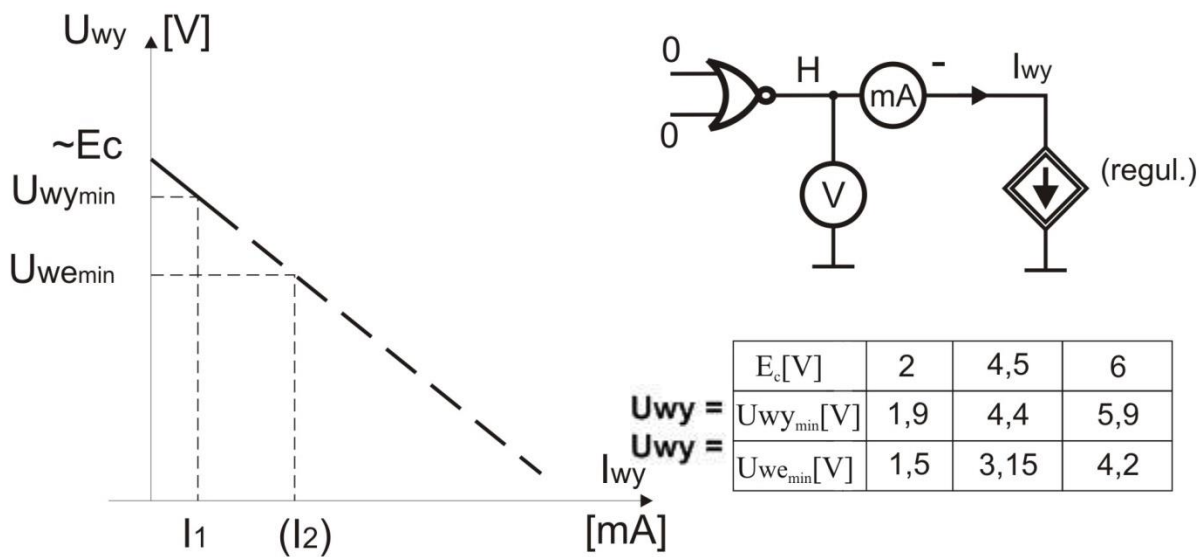
Używane są diody stabilizacyjne, źródła prądu ze względu na zmiany U_{BE} nie będą idealne. Minimalna wartość rezystancji w emiterze wyniesie około 30Ω ($R_E = R_e$ - potencjometr na minimum). Zwiększając R_E redukujemy prąd I przez co wzrastają napięcia U_{CE} tranzystorów T_1/T_2 . Dla obu źródeł zachodzi:

$$U_{wy} + U_{CE} + I R_E = E_C \quad \rightarrow \quad U_{wy} = E_C - U_{CE} - U_D$$

Zabezpieczenie przed zbyt dużym prądem wyjściowym jest istotne dla napięć zasilających 4,5/6V. Dla $E_C = 2V$ nawet przy bezpośrednim zwarciu dla masy/zasilania prądy wyjściowe nie przekroczą wartości kilku miliamperów (największa rezystancja wyjściowa).

Charakterystyka wyjściowa dla stanu wysokiego (H)

Orientacyjny kształt charakterystyki dla stanu H przedstawia rys. 2.3. Część oznaczona linią przerywaną obrazuje, że ze wzrostem E_C charakterystyka nie jest wykreślana ze względu na ograniczenia prądowe. Dla $E_C=2V$ nie ma takich ograniczeń, ale stosowane jako obciążenie źródło prądu nie może stanowić zwarcia i charakterystyka nie osiągnie osi prądu.



Rys. 2.3 Charakterystyka wyjściowa dla stanu H, układ pomiarowy i wartości katalogowe napięć.

Należy zauważyć, że $U_{wy\ min}$ jest bardzo bliskie E_C . Dołączone do wyjścia inne funktory CMOS stanowią praktycznie tylko obciążenie pojemnościowe, więc przy niewielkich prądach wyjściowych bramki sterującej odpowiada to pracy w początkowym odcinku charakterystyki.

! Wyznaczyć charakterystykę wyjściową dla stanu wysokiego (H).

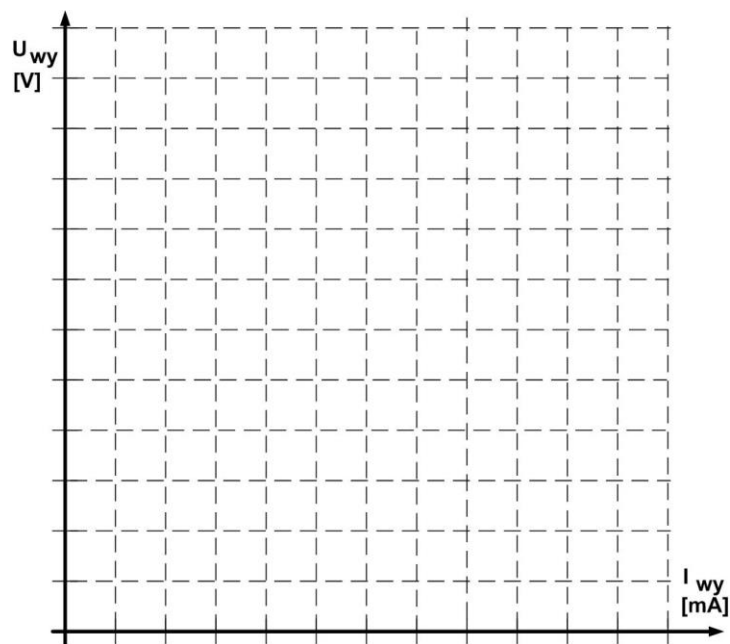
| Przelącniki I1, I2 wyl., N2 poz. 2 lub 4, N3 poz. 3, N4 poz. 3. M1: 20V, ⊕ do B6, Θ do BM, M2: 200mA, zacisk prądowy ⊕ do B5, Θ do B4. Regulować P3. Pomiary przeprowadzić dla $E_C = 2V/4,5V/6V$, jego wartość sprawdzać miernikiem. M1: zakres 20V ⊕ do BP, Θ do BM. Na podstawie pomiarów określić wartości $I_1, (I_2)$.
| Dla prądu $I_{wy} = 2mA$ wyznaczyć rezystancję wyjściową R_H . Wyniki umieścić w tabeli.
 E_c przyjmuje wartości z tolerancją $\pm 10\%$. Najpierw zmierzyć wartość napięcia zasilającego E_C i różnicę między zmierzonym i nominalnym (6 V lub 4,5V lub 2V) i skorygować progi $U_{wy\ H\ min}$ i $U_{we\ H\ min}$.

	$E_C [V]$	2	4,5	6
H	$I_1 [mA]$ dla $U_{wy\ H\ min}$			
	$I_2 [mA]$ dla $U_{we\ H\ min}$			
	$U_H [V]^*$			
	$R_H [\Omega]$			
	$\Delta U_{ZH} [V] = U_{wyHmin} - U_{weHmin}$			

$$R_H = \frac{E_C - U_H}{I_{wy}}$$

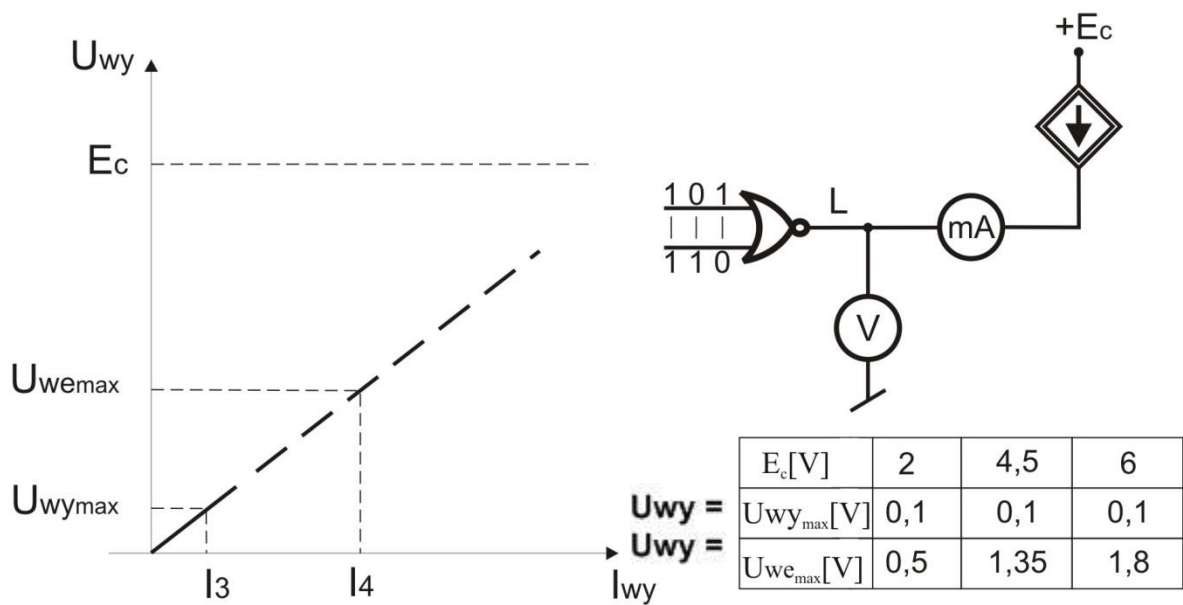
* dla $I_{wy} = 2\text{ mA}$

Na wykresie dobrać skalę napięcia na osi U_{wy} i I_{wy} (trzy charakterystyki na wspólnym wykresie, 5-6 punktów pomiarowych na każdej).



Charakterystyka wyjściowa dla stanu niskiego (L)

Orientacyjny kształt charakterystyki wyjściowej dla stanu L przedstawia rys. 2.4. Do części charakterystyki oznaczonej linią przerywaną odnoszą się identyczne uwagi jak dla przypadku stanu wysokiego (H).



Rys. 2.4 Charakterystyka wyjściowa dla stanu L, układ pomiarowy i wartości katalogowe napięć.

Można zauważyć, iż wskutek praktycznie wyłącznie obciążenia pojemnościowego katalogowy poziom U_L jest bliski zeru, podobnie jak U_H bliskie E_C .

! Wyznaczyć charakterystykę wyjściową dla stanu niskiego (L).

| I1, I2 wył., N2 poz. 3, N3 poz. 1, N4 poz. 1, M1: zakres 20V, ⊕ do B6, ⊖ do BM. M2: zakres 200mA, zacisk prądowy ⊕ do B4, ⊖ do B5.

| Zmieniać nastawy P2. Pomiary przeprowadzić dla $E_C = 4,5V/2V/6V$, jego wartość sprawdzać miernikiem. M1: zakres 20V, ⊕ do BP, ⊖ do BM.

| Na podstawie pomiarów określić wartości I_3 , (I_4). Dla prądu $I_{wy}=2mA$ określić rezystancję wyjściową R_L .

Wyniki umieścić w tabeli. E_C przyjmuje wartości z tolerancją $\pm 10\%$. Najpierw zmierzyć wartość napięcia zasilającego E_C i różnicę między zmierzonym i nominalnym (6 V lub 4,5V lub 2V) i skorygować progi

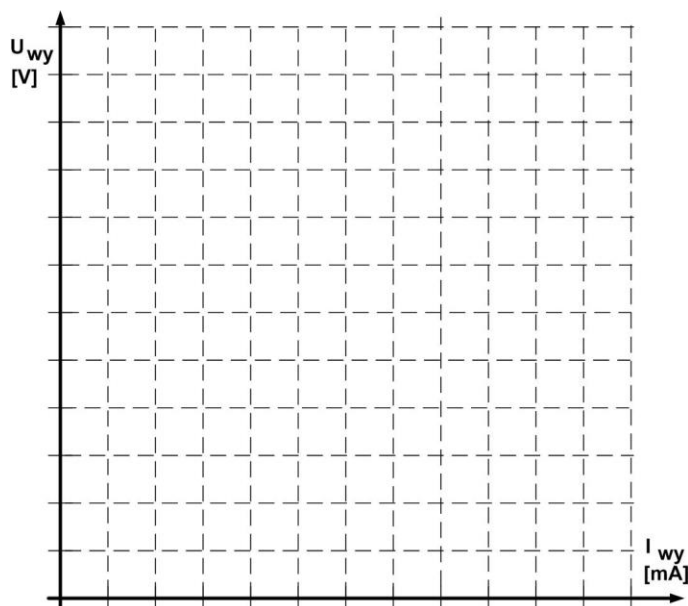
U_{wyLmax} i U_{weLmax} .

	E_C [V]	2	4,5	6
L	I_3 [mA] dla U_{wyLmax}			
	I_4 [mA] dla U_{weLmax}			
	U_L [V]*			
	R_L [Ω]			
	ΔU_{ZL} [V] = $U_{weLmax} - U_{wyLmax}$			

$$R_L = \frac{U_L}{I_{wy}}$$

*dla $I_{wy}=2mA$

Na wykresie dobrać skalę napięcia na osi U_{wy} i I_{wy} (trzy charakterystyki na wspólnym wykresie, 5-6 punktów pomiarowych na każdej).

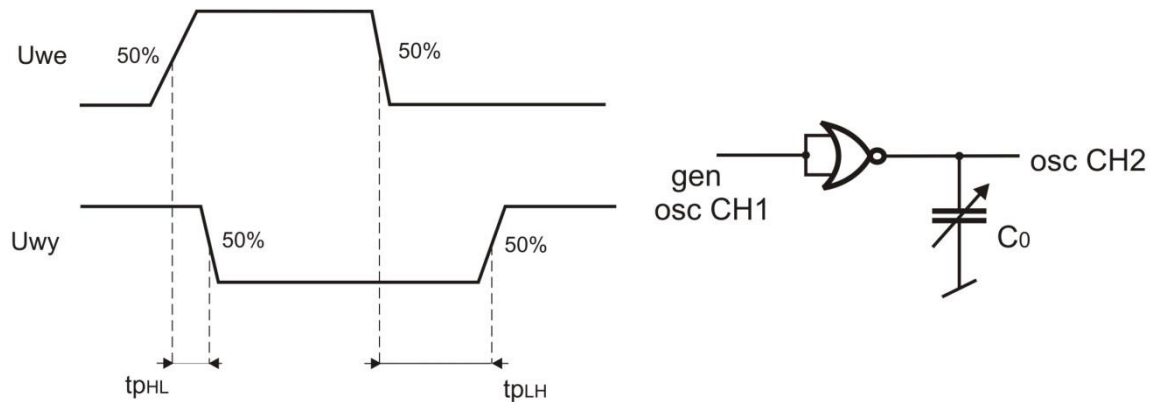


Należy zwrócić uwagę na wyrównane wartości R_H/R_L .

! Porównać rezystancje wyjściowe bramki TTL i CMOS (4.5V).

1.4 Czasy propagacji

Sposób definiowania czasów propagacji oraz układ pomiarowy są przedstawione na rys. 2.5.



Rys. 2.5 Zdefiniowanie czasów propagacji i układ pomiarowy.

! Zmierzyć czasy propagacji.

| I1, I2 wył., N2 poz. 4, N3 poz. 2, N4 poz. 2, N5 poz. 1, B4 i B5 zwarte, **napiecie zasilania $E_C = 4,5V$.**

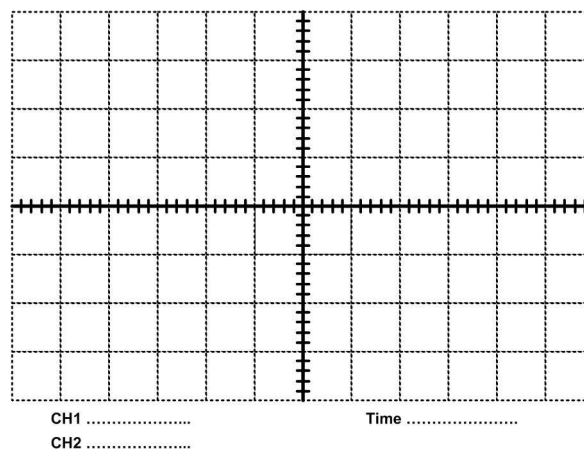
| Gen.: przebieg prostokątny dla standardu TTL o wypełnieniu 1/2, napięcie HiLev: 4,5 V ; LoLev: 0 V, $f = 400 \text{ kHz}$ do G1, Osc.: CH1 do G2, CH2 do G4 (sonda bierna).

| Dobrać skalę w osi X i Y dla otrzymanych przebiegów (U_{we} i U_{wy}) . Do pomiarów wykorzystać funkcje „CURSOR” oscyloskopu. Określić czasy propagacji dla wyjścia nieobciążonego, a następnie dołączyć różne pojemności obciążające (N5 - poz. 2-4). Wyniki pomiarów umieścić w tabeli.

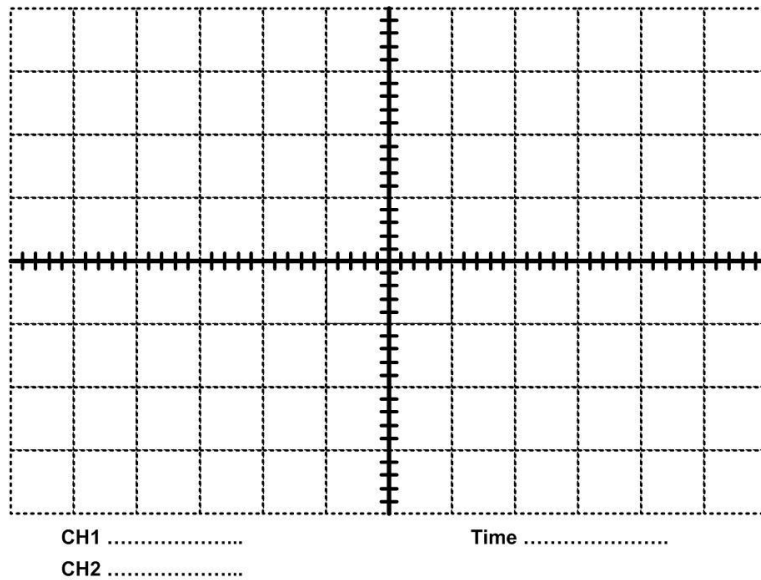
C_0 [pF]	0	15	150	1n5
t_{pHL} [ns]				
t_{pLH} [ns]				

Należy zwrócić uwagę na wyrównane wartości t_{pHL} i t_{pLH} .

Przebiegi z pomiarem czasu t_{pHL} dla czterech wartości C_0 umieścić na wspólnym wykresie.

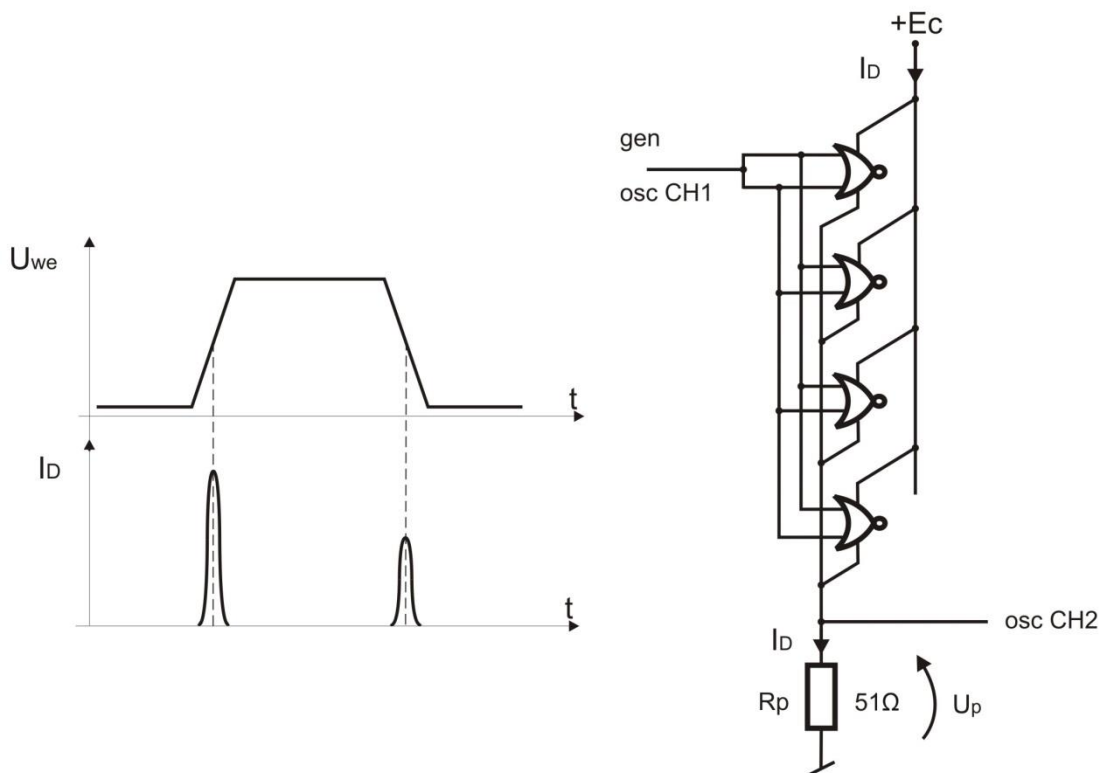


Przebiegi z pomiarem czasu t_{pLH} dla czterech wartości C_0 umieścić na wspólnym wykresie.



1.5 Pobór prądu zasilania

Prąd pobierany jest przez bramkę jedynie w czasie przełączania, gdy przez pewien czas oba tranzystory (górny T_G i dolny T_D) równocześnie przewodzą. Należy określić przebieg prądu zasilania w funkcji napięcia wejściowego. Do pomiaru prądu w obwodzie zasilania wprowadzono rezystancję R_P (51Ω). Aby spadek napięcia na R_P (proporcjonalny do prądu zasilania I_D) był lepiej widoczny, w układzie scalonym 74HC02 są przełączane równocześnie wszystkie 4 funkcje (rys. 2.6).



Rys. 2.6 Zależność czasowa poboru prądu zasilania w funkcji napięcia wejściowego oraz układ pomiarowy.

! Zaobserwować kształt prądu zasilania. **Napięcie zasilania $E_c = +4,5\text{ V}$.**

| Załączyć I1, co spowoduje, że wszystkie 4 bramki układu scalonego będą

| sterowane identycznie. I2 zał., N2 poz. 4, N3 poz. 2, rozwarne B4-B5.

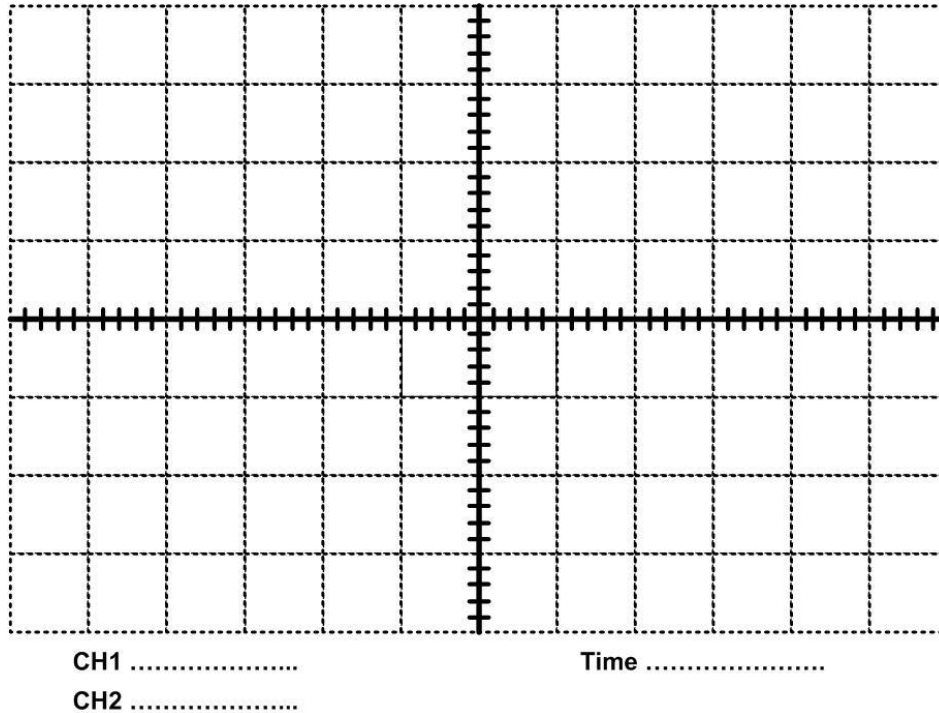
| Gen.: TTL przebieg prostokątny, wypełnienie 1/2, napięcie HiLev: 4,5 V ; LoLev: 0 V, $f = 100\text{ kHz}$ do G1.

Osc.: CH1 do G2, CH2 do G3 (sonda bierna).

| Orientacyjne przebiegi czasowe przestawia rys. 2.5. Do pomiarów wykorzystać

| funkcję CURSOR oscyloskopu, odpowiednio zwiększyć wzmocnienie CH2.

Narysować przebieg z generatora i na jego tle przebieg napięcia na U_p .



U_{we}	$U_p [\text{V}]$	$I_D [\text{mA}]$	Średnie I_D
L→H			
H→L			

$$I_D = \frac{1}{4} \cdot \frac{U_P}{R_P}$$

W stanie H (L) gdy przewodzi tylko tranzystor górny (dolny) mamy zwykle do czynienia wyłącznie z prądem upływu tranzystorów.