



AGH

Katedra Elektroniki

**Podstawy Elektroniki
dla Elektrotechniki**

Klucze

**Instrukcja do ćwiczeń symulacyjnych (5a)
Instrukcja do ćwiczeń sprzętowych (5b)**

2015 r.

Ćwiczenie

5a, 5b

1. Wstęp.

Celem ćwiczenia jest ugruntowanie wiadomości dotyczących podstawowych układów i parametrów kluczy elektronicznych zrealizowanych w oparciu o tranzystor bipolarny npn oraz unipolarny NMOS z kanałem wzbogaczonym. Ćwiczenie składa się z części symulacyjnej przeprowadzonej w programie MULTISIM oraz z części sprzętowej, w czasie której następuje weryfikacja symulacji.

Ćwiczenie obejmuje pomiar czasów przełączania tranzystorów bipolarnych oraz NMOS oraz poznanie czynników wpływających na te czasy przełączania.

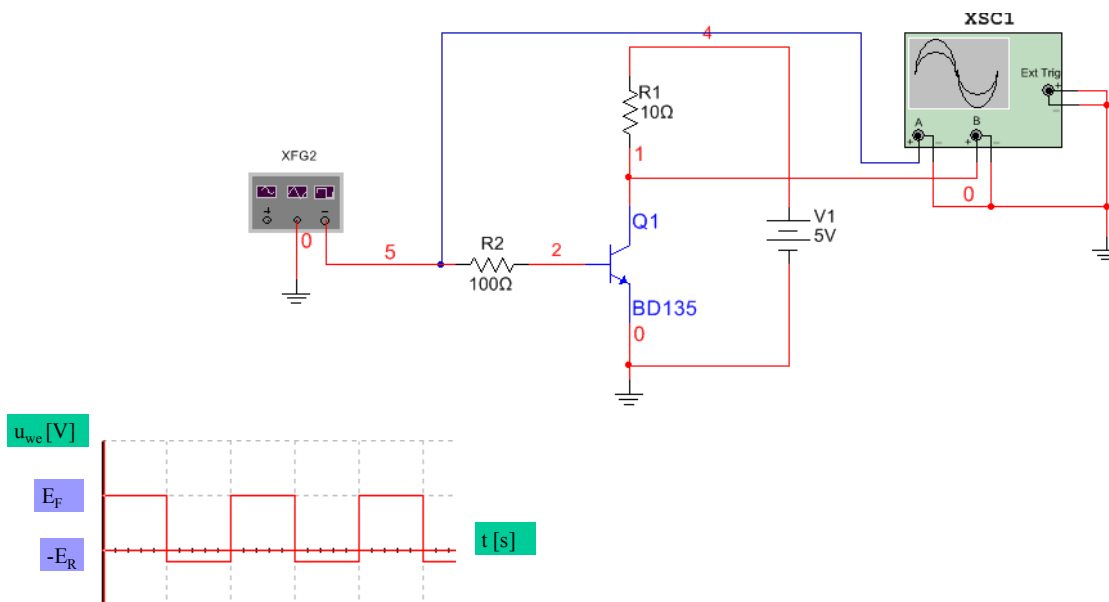
2. Konspekt

Przed przystąpieniem do ćwiczenia należy przygotować konspekt - wspólny dla części symulacyjnej i sprzętowej – zawierający podstawowe wiadomości o trzech stanach pracy tranzystora bipolarnego w obszarze jego charakterystyk statycznych (stan nasycenia, aktywny, odcięcia), właściwości tranzystora bipolarnego w każdym z tych stanów, charakterystyki tranzystora unipolarnego NMOS, trzy stany pracy tranzystora NMOS, właściwości, stany przejściowe przy szybkim przełączaniu tranzystorów bipolarnych i unipolarnych, definicje czasów przełączania kluczy tranzystorowych, schematy układów, w których tranzystory pracują jako klucze.

3. Instrukcja do ćwiczeń symulacyjnych

Część I. Symulacja klucza z tranzystorem bipolarnym npn

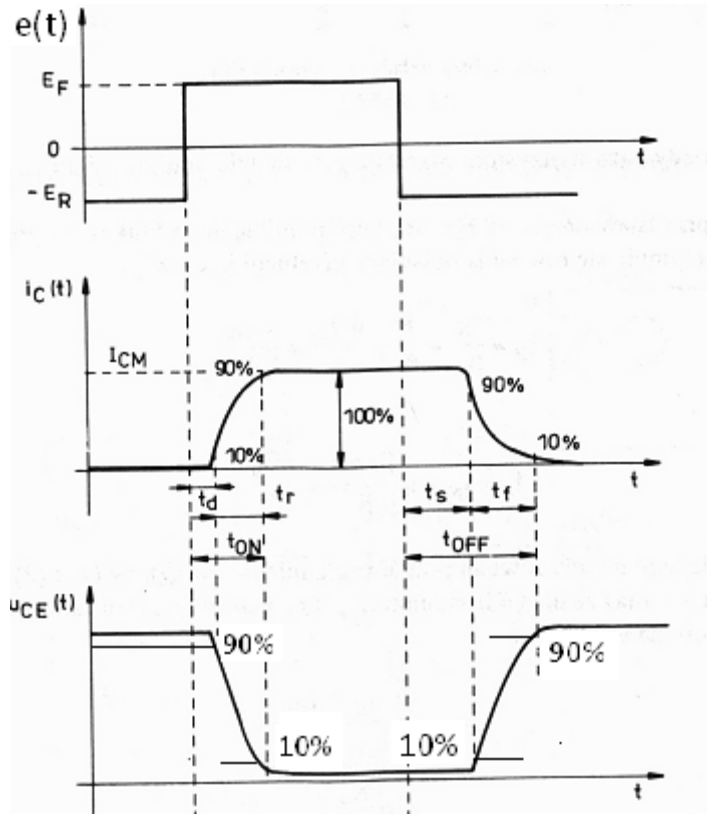
W programie Multisim narysuj układ klucza z tranzystorem bipolarnym npn (rys.1). Na wejście układu podawany jest sygnał prostokątny o zadanej częstotliwości (np. 50 kHz) i różnych poziomach napięć E_F i E_R .



Rys. 1. Układ klucza z tranzystorem bipolarnym npn

Poziomy napięć E_F i E_R ustala się za pomocą odpowiednich nastaw Amplitudy i Offset na generatorze.

Za pomocą analizy Transient zmierz charakterystyczne czasy dla przełączania tranzystora bipolarnego (rys.2).



Rys. 2. Czasy przełączania tranzystora bipolarnego

Faza włączenia tranzystora:

t_d – **czas opóźnienia włączenia tranzystora** (delay time) – czas pomiędzy początkiem impulsu wejściowego a chwilą gdy prąd kolektora jest równy 10% swojej wartości max,

t_r – **czas narastania** (rise time) – czas, w którym prąd kolektora rośnie od 10% do 90% wartości maksymalnej

t_{ON} – **czas włączenia**

$$t_{ON} = t_d + t_r$$

Faza wyłączenia tranzystora:

t_s – **czas magazynowania** (storage time) lub czas przeciągania prądu kolektora – czas między wyłączeniem impulsu wejściowego a chwilą gdy prąd kolektora osiąga 90% swojej wartości max,

t_f – **czas opadania** (fall time) - czas, w którym prąd kolektora maleje od 90% do 10% wartości maksymalnej,

t_{OFF} – **czas wyłączenia**

$$t_{OFF} = t_s + t_f$$

Wyniki zanotuj w tabeli 1:

Tabela 1. Czasy przełączania tranzystora bipolarnego dla różnych poziomów sygnału wejściowego z generatora. Wyniki symulacyjne.

Poziomy sygnału wejściowego	Amplituda Offset	t_d	t_r	t_s	t_f	t_{ON}	t_{OFF}
$E_F=5V$ $E_R=0V$	Amplituda: 2,5Vpp Offset: -2,5Vpp						
$E_F=5V$ $E_R=-5V$	Amplituda: Offset:						
$E_F=5V$ $E_R=-10V$	Amplituda: Offset:.....						

Zastanów się jak ustawić na generatorze zadane poziomy sygnału wejściowego za pomocą ustawienia amplitudy i tzw. offsetu na generatorze. Przykładowe ustawienie podane jest dla poziomu $E_F=5V$, $E_R=0V$. Pozostałe nastawy należy uzupełnić samodzielnie.

Czasy przełączania tranzystora bipolarnego zależą od pojemności złączowych tranzystora C_{je} , C_{jc} oraz od poziomu napięć załączających E_F i E_R np. dla czasu opóźnienia przy włączeniu tranzystora bipolarnego t_d obowiązuje zależność :

$$t_d = R_B (C_{je} + C_{jc}) \ln \frac{E_F + E_R}{E_F - U_{BEP}}$$

Pełna informacja o czasach przełączania tranzystora bipolarnego wraz z opisującymi je zależnościami jest zawarta w wykładzie.

Na podstawie przeprowadzonych pomiarów czasów przełączania tranzystora bipolarnego wybierz te poziomy napięć przełączających E_F i E_R , dla których czasy przełączania tranzystora badanego są najkrótsze.

Czas przełączania tranzystora bipolarnego można skrócić przez zastosowanie tzw. pojemności przyspieszającej bocznikującej rezystor w bazie tranzystora.

Dołącz równolegle do rezystora R_2 (w bazie tranzystora) kondensator $C_2=120$ pF i ponownie zmierz czasy przełączania tranzystora (tylko dla jednego wybranego ustawienia poziomów E_F i E_R). Wyniki zanotuj w tabeli 2. W jakim stopniu wpływa kondensator C_2 na skrócenie czasów przełączania tranzystora bipolarnego?

Tabela 2. Czasy przełączania tranzystora bipolarnego dla wybranych poziomów sygnału wejściowego po dołączeniu kondensatora $C_2=120$ pF równoległe do rezystora R_2 w bazie tranzystora. Wyniki symulacyjne.

Poziomy sygnału wejściowego	Amplituda Offset	t_d	t_r	t_s	t_f	t_{ON}	t_{OFF}
$E_F=$ $E_R=$	Amplituda:Vpp Offset:Vpp						

Część II. Symulacja klucza z tranzystorem unipolarnym NMOS

1. Wyznaczenie wartości napięcia progowego U_T tranzystora unipolarnego NMOS

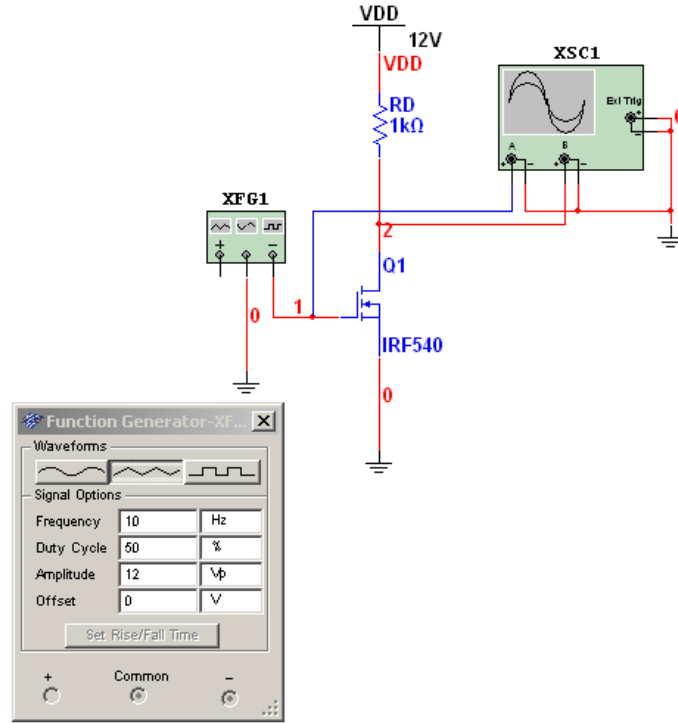
Istotnym parametrem charakteryzującym tranzystor unipolarny jest napięcie progowe U_T . Tranzystor zaczyna przewodzić gdy napięcie U_{GS} między źródłem a bramką tranzystora staje się większe od napięcia progowego U_T czyli $U_{GS} > U_T$.

W celu ustalenia wartości napięcia progowego U_T dla tranzystora IRF540 (NMOS wzbogacony) stosowanego w dalszych symulacjach utwórz obwód elektryczny z rys. 3.

Na bramkę tranzystora podaj sygnał liniowo narastający o niskiej częstotliwości np. sygnał trójkątny o parametrach jak na metryczce generatora. Zaobserwuj na oscyloskopie przebieg napięcia sterującego U_{GS} oraz napięcia U_{DS} na drenie tranzystora. Uchwyc moment, w którym tranzystor ulega załączeniu i odczytaj dla jakiej wartości U_{GS} to następuje. Zauważ, że to $U_{GS}=U_T$. Dokładną wartość napięcia progowego U_T wyznacz za pomocą analizy przejściowej.

Zanotuj:

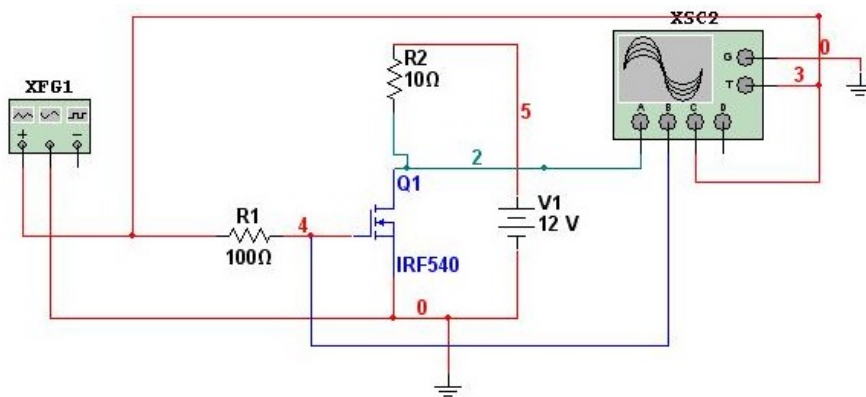
$U_T =$



Rys. 3. Układ do wyznaczenia napięcia progowego tranzystora unipolarnego NMOS

2. Tranzystor unipolarny jako układ przełączający

W programie Multisim zbuduj układ przełączający z tranzystorem unipolarnym NMOS (rys. 4).

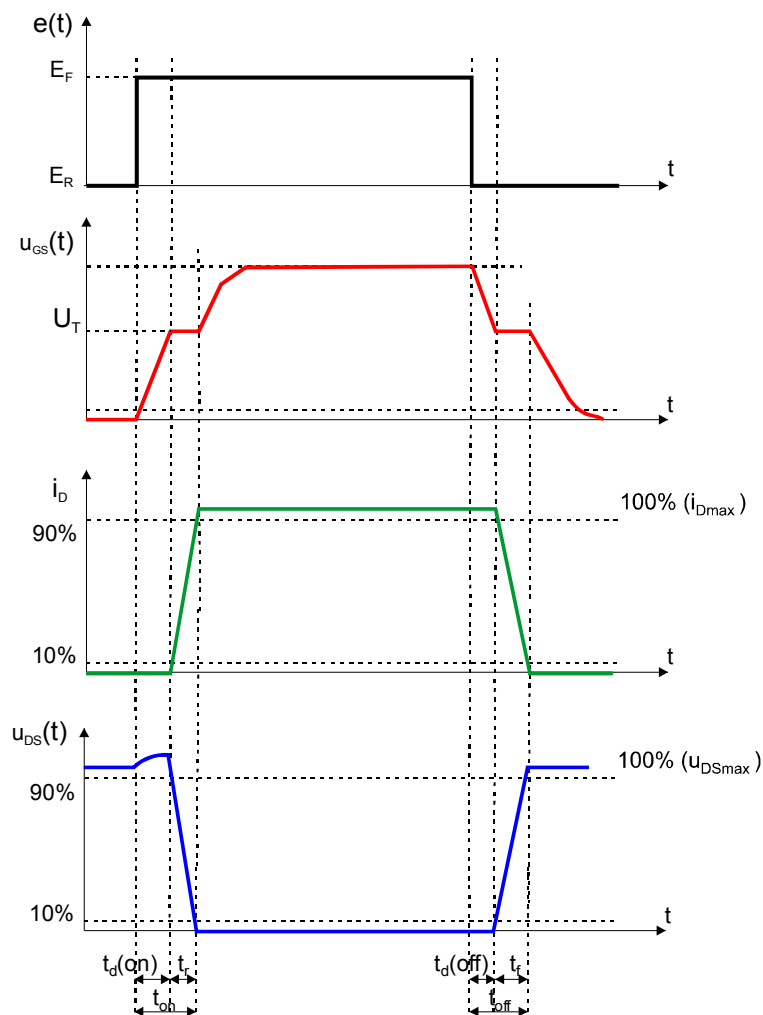


Rys. 4. Układ przełączający z tranzystorem unipolarnym NMOS

Na wejście układu podaj z generatora sygnał prostokątny o częstotliwości 100 kHz i współczynniku wypełnienia (duty cycle) 50% oraz wybranym górnym poziomem wejściowego napięcia przełączającego E_F i dolnym poziomem napięcia przełączającego E_R . Poziomy te ustala się dobierając nastawy: Amplituda oraz Offset na generatorze.

Zastosuj oscyloskop czterokanałowy i zaobserwuj przebieg napięć przełączających z generatora $e(t)$, przebieg napięcia na bramce tranzystora oraz przebieg napięcia na drenie tranzystora.

Za pomocą analizy Transient zmierz charakterystyczne czasy przełączania tranzystora unipolarnego (rys. 5). Wyniki zanotuj w tabeli 3.



Rys 5. Czasy przełączania tranzystora NMOS

$t_{d(on)}$ – czas opóźnienia włączenia tranzystora, t_r – czas narastania prądu drenu (rise time), $t_{d(off)}$ – czas opóźnienia wyłączenia tranzystora, t_f – czas opadania prądu drenu (fall time).

Faza włączenia tranzystora:

$t_{d(on)}$ – **czas opóźnienia włączenia tranzystora** (delay time) – czas pomiędzy początkiem impulsu wejściowego, a chwilą gdy napięcie na bramce osiągnie wartość napięcia załączania (progowego),

t_r – **czas narastania** (rise time) - czas, w którym napięcie drenu zmaleje od poziomu 90% do poziomu 10% wartości max,

t_{ON} – **czas włączania** tranzystora,

$$t_{ON} = t_{d(on)} + t_r,$$

Faza wyłączenia tranzystora:

$t_{d(off)}$ – **czas opóźnienia wyłączenia tranzystora** (delay time) – czas pomiędzy końcem impulsu wejściowego a chwilą gdy napięcie na bramce zmaleje do wartości napięcia progowego,

t_f – **czas opadania** (fall time)- czas, w którym napięcie na drenie wzrośnie od poziomu 10% do poziomu 90% wartości max,

t_{OFF} - **czas wyłączenia** tranzystora

$$t_{OFF} = t_{d(off)} + t_f,$$

Czasy przełączania tranzystora unipolarnego zależą od napięcia progowego U_T oraz od poziomów napięć załączających E_F i E_R np. dla czasu opóźnienia przy włączeniu tranzystora unipolarnego $t_{d(on)}$ obowiązuje zależność :

$$t_d = \tau_1 \ln \frac{E_F + E_R}{E_F - U_T}$$

Pełna informacja o czasach przełączania tranzystora wraz z opisującymi je zależnościami jest zawarta w wykładzie.

Tabela 3

Czasy przełączania tranzystora NMOS dla różnych poziomów napięcia E_F i E_R . Wyniki symulacyjne.

Poziomy sygnału wejściowego	Amplituda Offset	$t_{d(on)}$	t_r	$t_{d(off)}$	t_f	$t_{ON} = t_{d(on)} + t_r$	$t_{OFF} = t_{d(off)} + t_f$
$E_F=10V$ V						
$E_R=0V$ V						
$E_F=10V$							

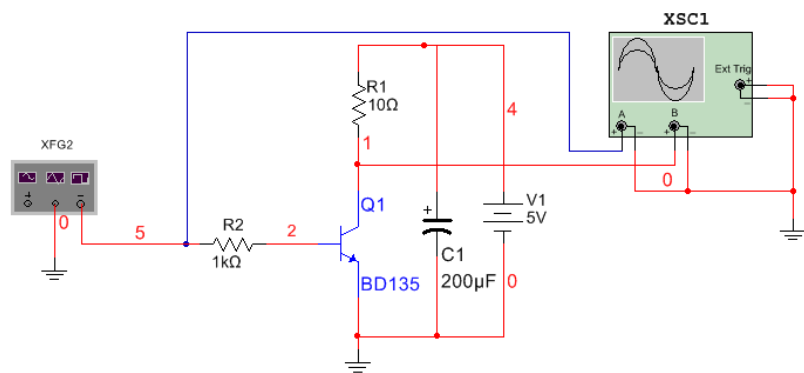
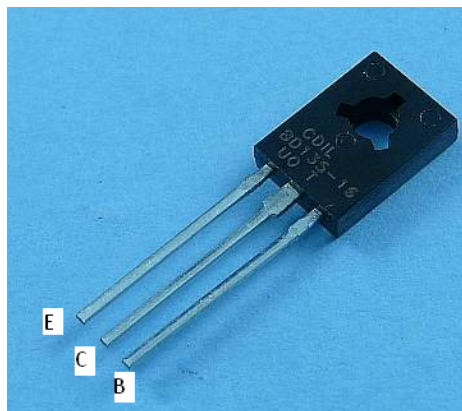
ER=-5V							
EF = 5 V							
ER = 0 V							
EF=5V							
ER=-5V							

Wybierz takie parametry impulsów sterujących , aby wartości opóźnień dla procesu załączania i procesu wyłączenia tranzystora NMOS były zbliżone.

4. Instrukcja do ćwiczeń sprzętowych

4.1. Pomiary czasów przełączania tranzystora bipolarnego

Na platformie Elvis zmontuj układ przedstawiony na rys. 7. Do sterowania tranzystora zastosuj generator wirtualny . Dobierz częstotliwość sygnału prostokątnego w granicach od 30 kHz do 100 kHz oraz górny poziom wejściowego napięcia przełączającego E_F i dolny poziom napięcia przełączającego E_R wg tabeli 4. Dołącz wirtualne źródło napięcia stałego DC Power Supply 5V. Do obserwacji przebiegów napięcia na bazie tranzystora i przebiegów napięcia na kolektorze tranzystora zastosuj oscyloskop rzeczywisty. Kondensator C_1 służy do odfiltrowania zakłóceń. Zastosuj tryb DC do obserwacji przebiegów na oscyloskopie.



Rys. 7. Układ do pomiaru czasów przełączania tranzystora bipolarnego

Zmierz następujące czasy przełączania tranzystora bipolarnego BD135, kierując się definicjami czasów podanymi w części symulacyjnej ćwiczenia :

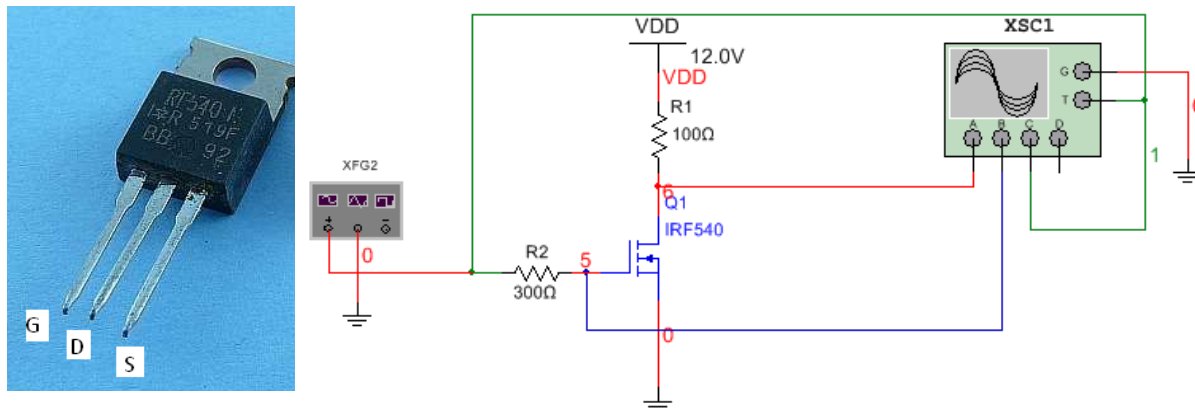
t_d – czas opóźnienia przy włączeniu tranzystora, t_r – czas narastania, t_{ON} – czas włączenia
 t_s – czas magazynowania, t_f – czas opadania, t_{OFF} – czas wyłączenia

Tabela 4. Czasy przełączania tranzystora bi polarnego dla różnych poziomów sygnału wejściowego z generatora. Wyniki sprzętowe.

Poziomy sygnału wejściowego	t_d	t_r	t_s	t_f	t_{ON}	t_{OFF}
$E_F=5V$ $E_R=0V$						
$E_F=5V$ $E_R=-5V$						

4.1. Pomiary czasów przełączania tranzystora unipolarnego

Na platformie Elvis zmontuj układ przedstawiony na rys. 7. Do sterowania tranzystora zastosuj generator wirtualny . Dobierz częstotliwość sygnału prostokątnego w granicach od 30 kHz do 100 kHz oraz górny poziomwejściowego napięcia przełączającego E_F i dolny poziom napięcia przełączającego E_R wg tabeli 5. Dołącz wirtualne źródło napięcia stałego DC Power Supply 15V. Do obserwacji przebiegów napięcia na bramce tranzystora, przebiegów napięcia na drenie tranzystora oraz na bramce tranzystora zastosuj oscyloskop rzeczywisty . Podłącz się do bramki tranzystora za pośrednictwem dodatkowej sondy i wykorzystaj trzeci kanał oscyloskopu.



Rys. 7. Układ do pomiaru czasów przełączania tranzystora unipolarnego

Zmierz następujące czasy przełączania tranzystora unipolarnego IRF 540 , kierując się definicjami czasów podanymi w części symulacyjnej ćwiczenia :

$t_{d(on)}$ – czas opóźnienia przy włączeniu tranzystora, t_r – czas narastania, t_{ON} – czas włączenia
 $t_{d(off)}$ – czas opóźnienia przy wyłączeniu tranzystora, t_f – czas opadania, t_{OFF} – czas wyłączenia.

Uzupełnij tabelę 5 dla dwóch optymalnych wybranych na podstawie symulacji poziomów napięć załączających.

Tabela 5. Czasy przełączania tranzystora NMOS dla różnych poziomów napięcia E_F i E_R . Wyniki sprzętowe.

Poziomy sygnału wejściowego	$t_d(\text{on})$	t_r	$t_{\text{ON}} = t_d(\text{on}) + t_r$	$t_d(\text{off})$	t_f	$t_{\text{OFF}} = t_d(\text{off}) + t_f$
$E_F = \dots\dots$ $E_R = \dots\dots$						
$E_F = \dots\dots$ $E_R = \dots\dots$						

Literatura:

Wykład – Dr M. Sapor, St. Kuta „Elementy i układy elektroniczne”

Opracowanie:

B. Dziurdzia, M. Sapor, Zb. Magoński „, 2015.