

Mikrokontroler 8051 na przykładzie AT89S8252 firmy ATMEL

Właściwości:

- Procesor kompatybilny z 8032
- 8kB pamięci programu typu Flash (1000 zapisów/odczytów)
- możliwość programowania w systemie (bez wyjmowania układu)
- 2kB pamięci EEPROM (100 000 zapisów/odczytów)
- 256 B wewnętrznej pamięci RAM
- napięcie zasilania od 4-6V
- architektura statyczna (0-24MHz)
- trzy poziomowe zabezpieczenie programu
- trzy liczniki T0, T1, T2
- 9 przerwań
- programowalny port szeregowy (UART)
- port szeregowy typu (SPI)
- programowalny WATCHDOG
- tryb pracy oszczędnej (power-down)

AT89S8252
40-pinowa obudowa PDIP

	(T2) P1.0	1	40	VCC
	(T2 EX) P1.1	2	39	P0.0 (AD0)
	P1.2	3	38	P0.1 (AD1)
	P1.3	4	37	P0.2 (AD2)
	(SS) P1.4	5	36	P0.3 (AD3)
	(MOS) P1.5	6	35	P0.4 (AD4)
	(MISO) P1.6	7	34	P0.5 (AD5)
	(SCK) P1.7	8	33	P0.6 (AD6)
	RST	9	32	P0.7 (AD7)
	(RXD) P3.0	10	31	EAVPP
	(TXD) P3.1	11	30	ALE/PROG
	(INT0) P3.2	12	29	PSEN
	(INT1) P3.3	13	28	P2.7 (A15)
	(T0) P3.4	14	27	P2.6 (A14)
	(T1) P3.5	15	26	P2.5 (A13)
	(WR) P3.6	16	25	P2.4 (A12)
	(RD) P3.7	17	24	P2.3 (A11)
	XTAL1	18	23	P2.2 (A10)
	XTAL2	19	22	P2.1 (A9)
	GND	20	21	P2.0 (A8)

VCC - Napięcie zasilania
GND - Masa
/EA; VPP - (External Access Enable)
/EA=0, dostęp do zewnętrznej pamięci programu
ALE; /PROG - (Address Latch Enable)
 sygnał sterujący zatraskiem adresu
/PSEN - Sygnał sterujący odczytu pamięci programu
XTAL1, XTAL2 - podłączenie kwarcu
RST - Reset

Port P0
w mikrokontrolerze AT89S8252

	40	VCC
	39	P0.0 (AD0)
	38	P0.1 (AD1)
	37	P0.2 (AD2)
	36	P0.3 (AD3)
	35	P0.4 (AD4)
	34	P0.5 (AD5)
	33	P0.6 (AD6)
	32	P0.7 (AD7)

Port P0:

- 8-bitowy
- Dwukierunkowy port wejścia-wyjścia
- Wyjście typu Open Colector
- Wejście o dużej impedancji
- Pełni zamienną rolę (multipleksowanie) magistrali adresów (młodszy bajt) oraz magistrali danych przy pracy z zewnętrzną pamięcią RAM / ROM

Port P2
w mikrokontrolerze AT89S8252

Port P2:

•8-bitowy

•Dwukierunkowy port wejścia-wyjścia

•Pełni rolę magistrali adresów (starszy bajt) przy pracy z zewnętrzną pamięcią RAM / ROM

28 P2.7 (A15)
 27 P2.6 (A14)
 26 P2.5 (A13)
 25 P2.4 (A12)
 24 P2.3 (A11)
 23 P2.2 (A10)
 22 P2.1 (A9)
 21 P2.0 (A8)

Port P1
w mikrokontrolerze AT89S8253

Port P1:

•8-bitowy

•Dwukierunkowy port wejścia-wyjścia

•P1.0 współdzielony z wejściem zegarowym T2

•P1.1 współdzielony z wejściem wyzwalającym licznika T2

•P1.5 do P1.7 współdzielone w interfejsie SPI

(T2) P1.0 1
 (T2 EX) P1.1 2
 P1.2 3
 P1.3 4
 (SS) P1.4 5
 (MOSI) P1.5 6
 (MISO) P1.6 7
 (SCK) P1.7 8

Port P3
w mikrokontrolerze AT89S8252

Port P3:

•8-bitowy

•Dwukierunkowy port wejścia-wyjścia

•P3.0 i P3.1 transmisja szeregową RS 232

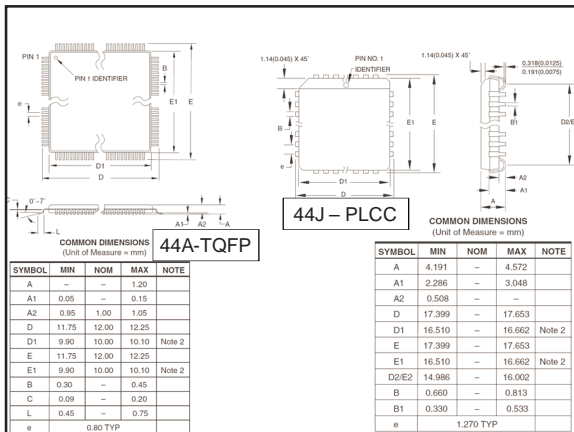
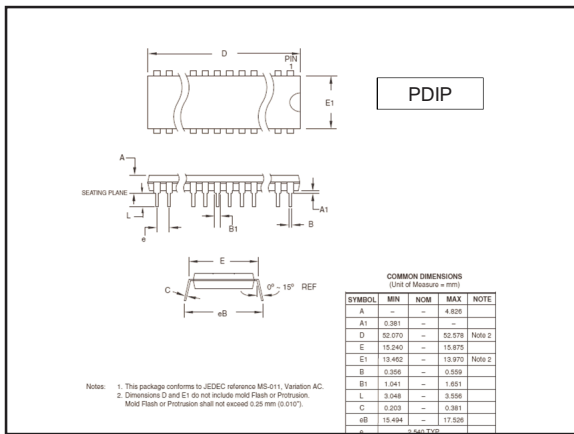
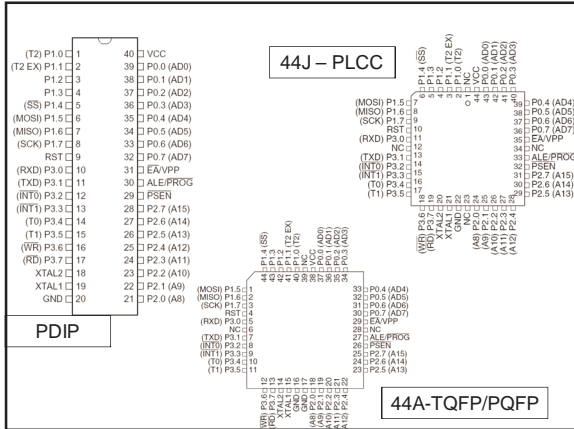
•P3.2 i P3.3 wejścia przerwań INT0 i INT1

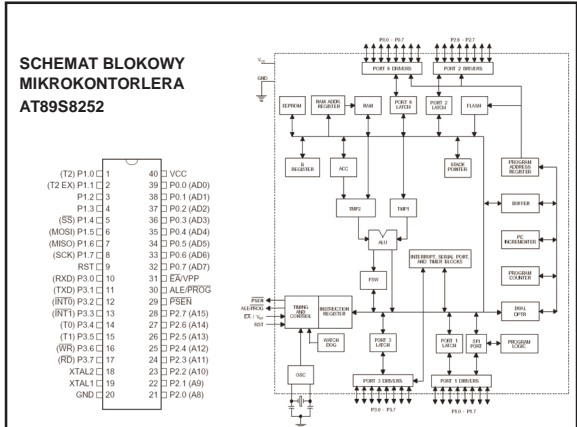
•P3.4 i P3.5 wejścia liczników T0 i T1

•/WR - sygnał sterujący zapisem do pamięci danych

•/RD - sygnał sterujący odczytem z pamięci danych

(RXD) P3.0 10
 (TXD) P3.1 11
 (INT0) P3.2 12
 (INT1) P3.3 13
 (T0) P3.4 14
 (T1) P3.5 15
 (/WR) P3.6 16
 (/RD) P3.7 17
 XTAL2 18
 XTAL1 19
 GND 20





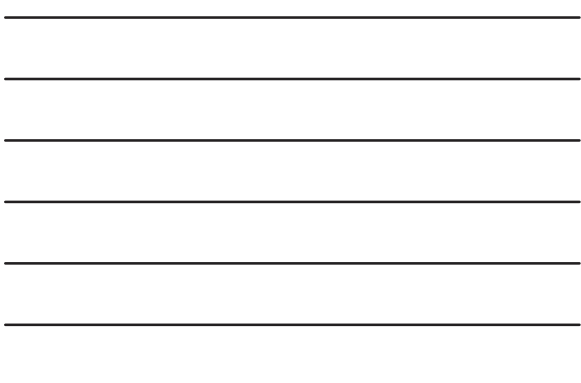
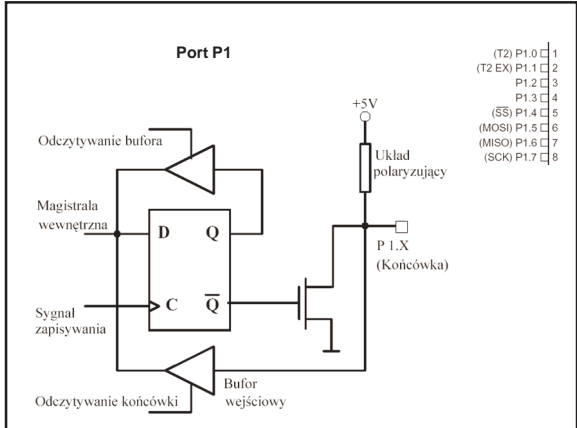
29. Absolute Maximum Ratings*

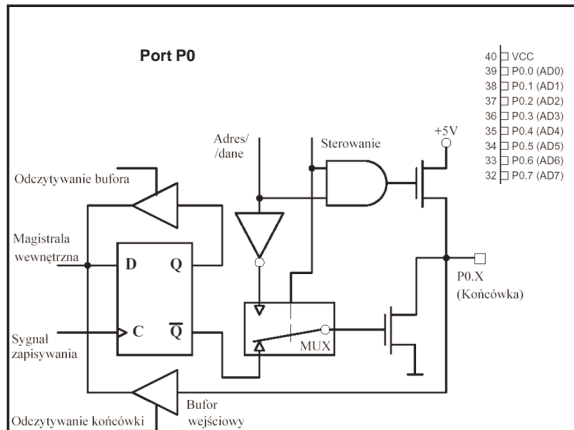
Operating Temperature -55°C to +125°C
 Storage Temperature -65°C to +150°C

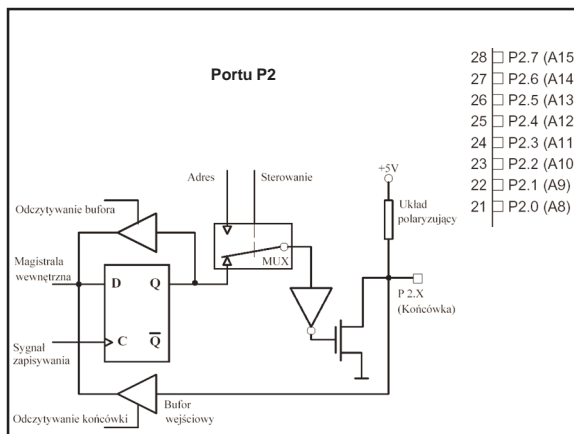
Voltage on Any Pin
 with Respect to Ground -1.0V to +7.0V
 Maximum Operating Voltage 6.6V
 DC Output Current 15.0 mA

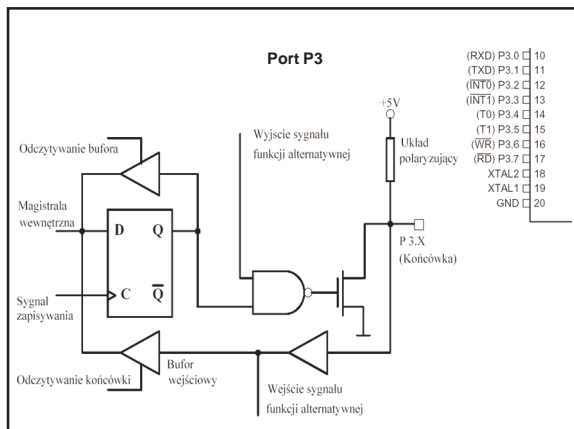
Ordering Information

Speed (MHz)	Power Supply	Ordering Code	Package	Operation Range
24	4.0V to 6.0V	AT89S8252-24AC	44A	Commercial (0°C to 70°C)
		AT89S8252-24JC	44J	
		AT89S8252-24PC	40P6	
	4.0V to 6.0V	AT89S8252-24AI	44A	Industrial (-40°C to 85°C)
		AT89S8252-24JI	44J	
		AT89S8252-24PI	40P6	
33	4.5V to 5.5V	AT89S8252-33AC	44A	Commercial (0°C to 70°C)
		AT89S8252-33JC	44J	
		AT89S8252-33PC	40P6	
		AT89S8252-33QC	44Q	









DC Characteristics

The values shown in this table are valid for $T_A = -40^{\circ}\text{C}$ to 85°C and $V_{CC} = 5.0\text{V} \pm 20\%$, unless otherwise noted.

Symbol	Parameter	Condition	Min	Max	Units
V_{IL}	Input Low-voltage	(Except EA)	-0.5	$0.2 V_{CC} - 0.1$	V
V_{OL}	Input Low-voltage (EA)		-0.5	$0.2 V_{CC} - 0.3$	V
V_{IH}	Input High-voltage	(Except XTAL1, RST)	$0.2 V_{CC} + 0.9$	$V_{CC} + 0.5$	V
V_{OH}	Input High-voltage	(XTAL1, RST)	$0.7 V_{CC}$	$V_{CC} + 0.5$	V
V_{OL}	Output Low-voltage ⁽¹⁾ (Ports 1,2,3)	$I_{OL} = 1.6\text{ mA}$		0.5	V
V_{OL}	Output Low-voltage ⁽¹⁾ (Port 0, ALE, PSEN)	$I_{OL} = 3.2\text{ mA}$		0.5	V
V_{OH}	Output High-voltage (Ports 1,2,3, ALE, PSEN)	$I_{OH} = 60\text{ }\mu\text{A}, V_{CC} = 5\text{V} \pm 10\%$	2.4		V
V_{OH}	Output High-voltage (Ports 1,2,3, ALE, PSEN)	$I_{OH} = 28\text{ }\mu\text{A}$	$0.75 V_{CC}$		V
V_{OH}	Output High-voltage (Port 0 in External Bus Mode)	$I_{OH} = 10\text{ }\mu\text{A}$	$0.9 V_{CC}$		V
V_{OH}	Output High-voltage (Port 0 in External Bus Mode)	$I_{OH} = 850\text{ }\mu\text{A}, V_{CC} = 5\text{V} \pm 10\%$	2.4		V
V_{OH}	Output High-voltage (Port 0 in External Bus Mode)	$I_{OH} = 300\text{ }\mu\text{A}$	$0.75 V_{CC}$		V
V_{OH}	Output High-voltage (Port 0 in External Bus Mode)	$I_{OH} = 80\text{ }\mu\text{A}$	$0.9 V_{CC}$		V
I_{L}	Logical 0 Input Current (Ports 1,2,3)	$V_{IN} = 0.45\text{V}$		-50	μA
I_{L}	Logical 1 to 0 Transition Current (Ports 1,2,3)	$V_{IN} = 2\text{V}, V_{CC} = 5\text{V} \pm 10\%$		-650	μA
I_{I}	Input Leakage Current (Port 0, EA)	$0.45 < V_{IN} < V_{CC}$		± 10	μA
RRST	Reset Pull-down Resistor		50	300	$\text{K}\Omega$
C_{PD}	Pin Capacitance	Test Freq. = 1 MHz, $T_A = 25^{\circ}\text{C}$		10	pF
I_{CC1}	Power Supply Current	Active Mode, 12 MHz		25	mA
I_{CC1}	Power Supply Current	Idle Mode, 12 MHz		6.5	mA
I_{CC2}	Power-down Mode ⁽²⁾	$V_{CC} = 5\text{V}$		100	μA
I_{CC2}	Power-down Mode ⁽²⁾	$V_{CC} = 3\text{V}$		40	μA

Notes: 1. Under steady state (non-transient) conditions, I_{OL} must be externally limited as follows:
Maximum I_{OL} per port pin: 10 mA
Maximum I_{OL} per 8-bit port: Port 0: 28 mA, Ports 1,2,3: 16 mA
2. Maximum total I_{CC2} for all output pins: 71 mA. If I_{CC2} exceeds this test condition, I_{CC2} may exceed the related specification. Pins are not guaranteed to sink current greater than the listed test conditions.
3. Minimum V_{CC} for Power-down is 2V.

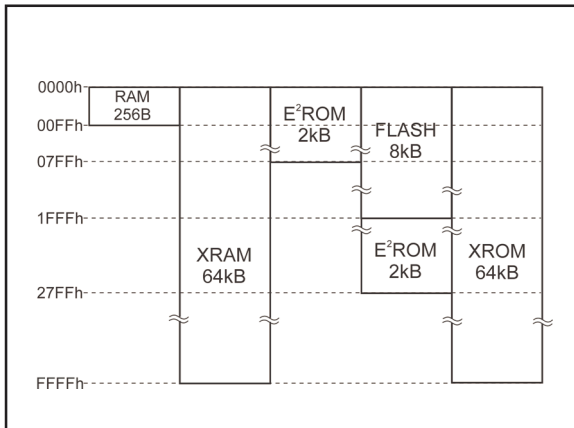
AC Characteristics

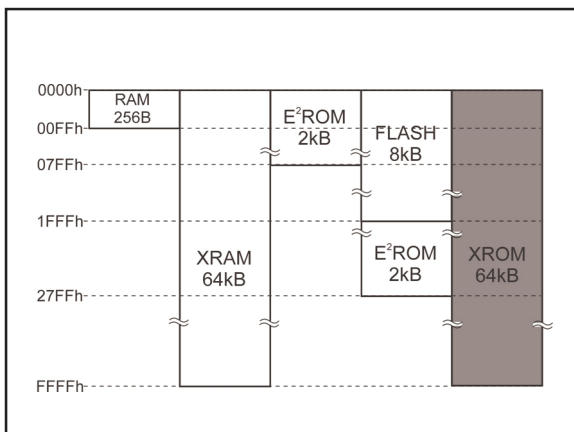
Under operating conditions, load capacitance for Port 0, ALE/PROG, and PSEN = 100 pF; load capacitance for all other outputs = 80 pF.

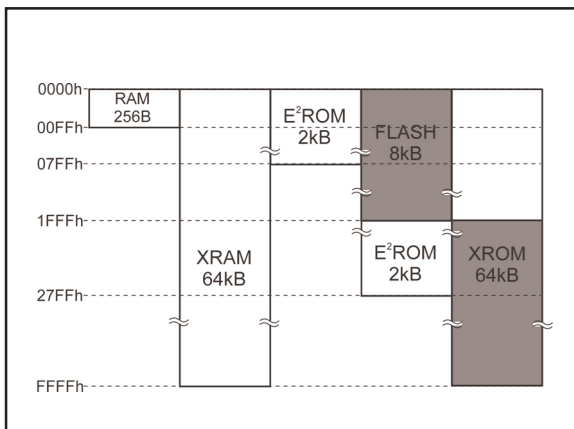
External Program and Data Memory Characteristics

Symbol	Parameter	Variable Oscillator		Units
		Min	Max	
f_{OSC}	Oscillator Frequency	0	24	MHz
t_{HL}	ALE Pulse Width	$2t_{CCL} + 40$		ns
t_{VALL}	Address Valid to ALE Low	$t_{CCL} + 13$		ns
t_{VALX}	Address Hold after ALE Low	$t_{CCL} + 20$		ns
t_{LLV}	ALE Low to Valid Instruction In		$4t_{CCL} - 65$	ns
t_{LPL}	ALE Low to PSEN Low	$t_{CCL} + 13$		ns
t_{PLPH}	PSEN Pulse Width	$3t_{CCL} + 20$		ns
t_{PLV}	PSEN Low to Valid Instruction In		$3t_{CCL} + 45$	ns
t_{HLRH}	RD Pulse Width	$6t_{CCL} + 100$		ns
t_{WLWH}	WR Pulse Width	$6t_{CCL} + 100$		ns

- ### Mikrokontroler 8051 na przykładzie AT89S8252 firmy ATMEL
- Właściwości:**
- Procesor kompatybilny z 8032
 - 8kB pamięci programu typu Flash (1000 zapisów/odczytów)
 - możliwość programowania w systemie (bez wyjmowania układu)
 - 2kB pamięci EEPORM (100 000 zapisów/odczytów)
 - 256 B wewnętrznej pamięci RAM
 - napięcie zasilania od 4-6V
 - architektura statyczna (0-24MHz)
 - trzy poziomowe zabezpieczenie programu
 - trzy liczniki T0, T1, T2
 - 9 przerwań
 - programowalny port szeregowy (UART)
 - port szeregowy typu (SPI)
 - programowalny WATCHDOG
 - tryb pracy oszczędnej (power-down)



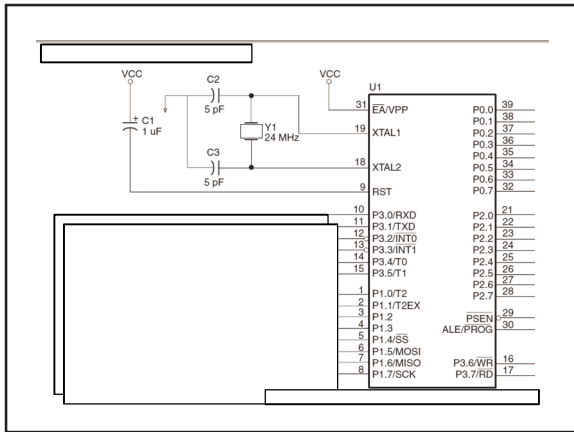




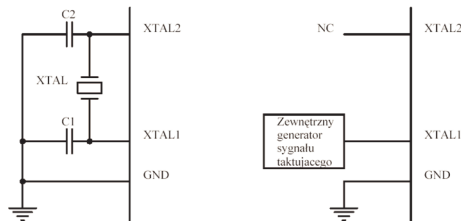
Rejestry portów w pamięci

Table 1. AT89S8252 SFR Map and Reset Values

0F0H	0							0FH					
0F0H	00000000							0FH					
0E0H	0							0EH					
0E0H	ACC							0EH					
0E0H	00000000							0EH					
0D0H	0							0DH					
0D0H	PSW			SPCR				0DH					
0D0H	00000000			00001001				0DH					
0C0H	TCON		TMO0		RCAP2L		RCAP2H		TL2		TH2		0CH
0C0H	00000000		XXXXXX00		00000000		00000000		00000000		00000000		0CH
0B0H	0							0BH					
0B0H	XX000000							0BH					
0A0H	P3							0AH					
0A0H	11111111							0AH					
090H	0							09H					
090H	SCON			SPSR				09H					
090H	00000000			00XXXXXX				09H					
080H	0							08H					
080H	11111111							08H					
070H	0							07H					
070H	SCON			SPSR				07H					
070H	00000000			XXXXXXX				07H					
060H	P1							06H					
060H	11111111							06H					
050H	TCON		TMO0		TL0		TL1		TMO		TH0		05H
050H	00000000		00000000		00000000		00000000		00000000		00000000		05H
040H	P0		SP		DP0		DP1		DPH		SPSR		04H
040H	11111111		00001111		00000000		00000000		00000000		XXXXXXX		04H



Układy służące do taktowania procesora



C1, C2 = 30 pF +/- 10 pF dla rezonatorów kwarcowych
 C1, C2 = 40 pF +/- 10 pF dla rezonatorów ceramicznych

