AKADEMIA GÓRNICZO-HUTNICZA
IM. STANISŁAWA STASZICA W KRAKOWIE

Układy arytmetyczne

Joanna Ledzińska
III rok EiT
AGH 2011

Plan prezentacji

- **Metody zapisu liczb ze znakiem**
- **Układy arytmetyczne:**
  - **Układy dodające**
    - **Półsumator**
    - **Pełny sumator**
    - **Półsubtraktor**
    - **Pełny subtraktor**
  - **Układy dodające szeregowe i równoległe**
  - **Komparatory**
- **Zastosowanie układów arytmetycznych**

Metody zapisu liczb ze znakiem:

- Podstawowa: znak – moduł (**ZM**)
- Znak – uzupełnienie do 1 (**U1**)
- Znak – uzupełnienie do 2 (**U2**)

Znak – moduł (1)

W zapisie podstawowym wartość bezwzględna liczby ujemnej jest przedstawiana w naturalnym kodzie dwójkowym.

Liczba dziesiętna	Zapis ZM (znak-moduł)
9	0.1001
–9	1.1001

Znak – moduł (2)

Zapis ten nie daje poprawnych wyników przy wykonywaniu odejmowania wtedy, kiedy odjemnik jest większy od odjemnej. Zastąpienie odejmowania dodawaniem prowadzi do niewłaściwych wyników.

$$
\begin{array}{rr|rr}
7 & 0.0111 & 7 & 0.0111 \\
-9 & -0.1001 & +(-9) & +1.1001 \\
\hline
-2 & (1)\ 1.1110 & -2 & (1)\ 0.0000
\end{array}
$$

Kod U1 (1)

W kodzie U1 uzupełniamy wartość bezwzględną liczby ujemnej do 1, tzn. w naturalnym zapisie dwójkowym zamieniamy zera na jedynki, a jedynki na zera (dla liczb ujemnych).

Liczba dziesiętna	Zapis ZM	Zapis U1
9	0.1001	0.1001
–9	1.1001	1.0110

Kod U1 (2)

- Działania wykonujemy łącznie z bitem znaku
- Wynik uzyskujemy zawsze w zapisie U1, jednak gdy po wykonaniu działań pojawi się przed bitem znaku jedynka (tzw. przeniesienie), trzeba przeprowadzić korekcję polegająca na przesunięciu jej na pozycję najmniej znaczącą i powtórzyć działania
- Zero ma podwójną reprezentację w kodzie U1: +0 (0.000) lub -0 (1.1111)

$$
\begin{array}{rr}
7 & 0.0111 \\
-9 & -0.1001 \\
\hline
-2 & (1)1.1110 \\
\text{korekcja} & \hookrightarrow \quad -1 \\
\cline{2-2}
 & 1.1101
\end{array}
\qquad
\begin{array}{rr}
7 & 0.0111 \\
+(-9) & +1.0110 \\
\hline
-2 & 1.1101
\end{array}
\qquad
\begin{array}{rr}
9 & 0.1001 \\
+(-3) & +1.1100 \\
\hline
6 & (1)0.0101 \\
\text{korekcja} & \hookrightarrow \quad +1 \\
\cline{2-2}
 & 0.0110
\end{array}
$$

Kod U2 (1)

W kodzie U2 uzupełniamy wartość bezwzględną liczby ujemnej do 2, tzn. w naturalnym zapisie dwójkowym zamieniamy zera na jedynki, jedynki na zera i dodajemy 1 do najmniej znaczącego bitu.

Liczba dziesiętna	Zapis ZM	Zapis U1	Zapis U2
9	0.1001	0.1001	0.1001
–9	1.1001	1.0110	1.0111

Kod U2 (2)

- wszystkie otrzymane wyniki - postać zapisu U2
- metoda najkorzystniejsza

7	0.0111	7	0.0111	9	0.1001
−9	−0.1001	+(−9)	+1.0111	+(−3)	+1.1101
−2	1.1110	−2	1.1110	6	0.0110

Układ arytmetyczny – co to takiego?

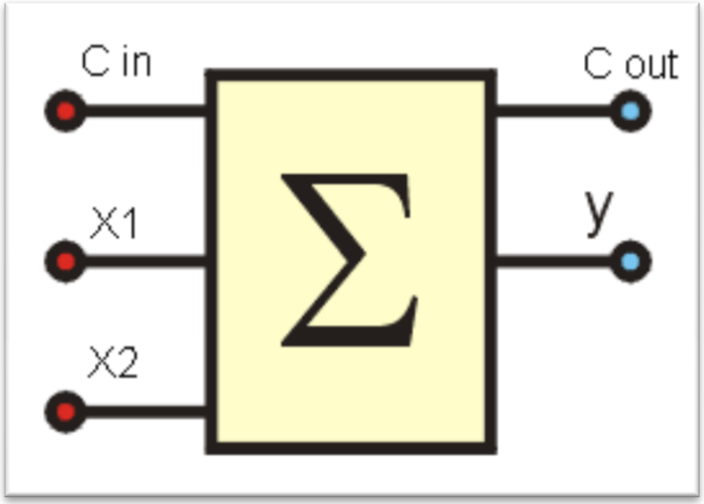
Układ arytmetyczny jest to kombinacyjny układ logiczny, który wykonuje operacje arytmetyczne, takie jak dodawanie, odejmowanie, mnożenie i dzielenie licz binarnych lub liczb dziesiętnych przedstawianych za pomocą kodu binarnego.

Układy arytmetyczne

Do układów arytmetycznych zalicza się ponadto układy do porównywania dwóch liczb, nazywane **komparatorami** oraz **uniwersalne układy arytmetyczno – logiczne (ALU)**, realizujące różne operacje arytmetyczne i logiczne.

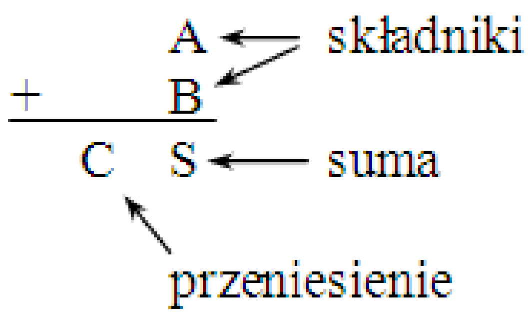
Układy dodające

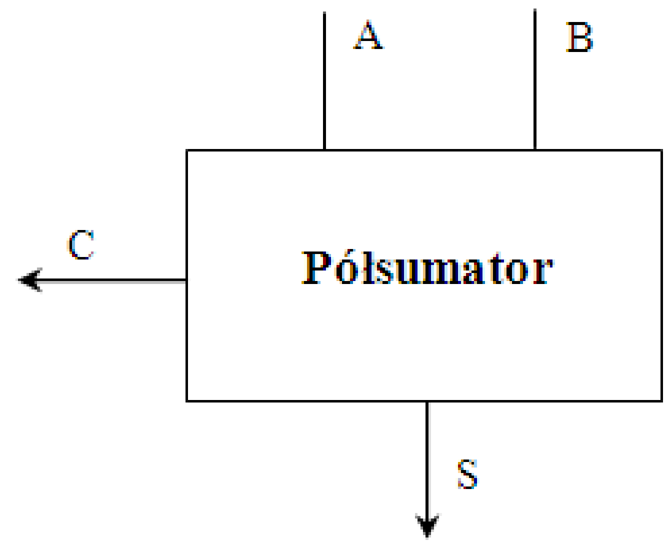
- Półsumator
- Pełny sumator
- Półsubtraktor
- Pełny subtraktor



Półsumator

Półsumator ma dwa wejścia i dwa wyjścia. Zmiennymi wejściowymi są bity składników dodawania, które są sumowane, a zmienne wyjściowe tworzą bity sumy i przeniesienia.





Półsumator – tablice prawdy i Karnaugha

A	B	C	S
0	0	0	0
0	1	0	1
1	0	0	1
1	1	1	0

C

B \ A	0	1
0	0	0
1	0	1

S

B \ A	0	1
0	0	1
1	1	0

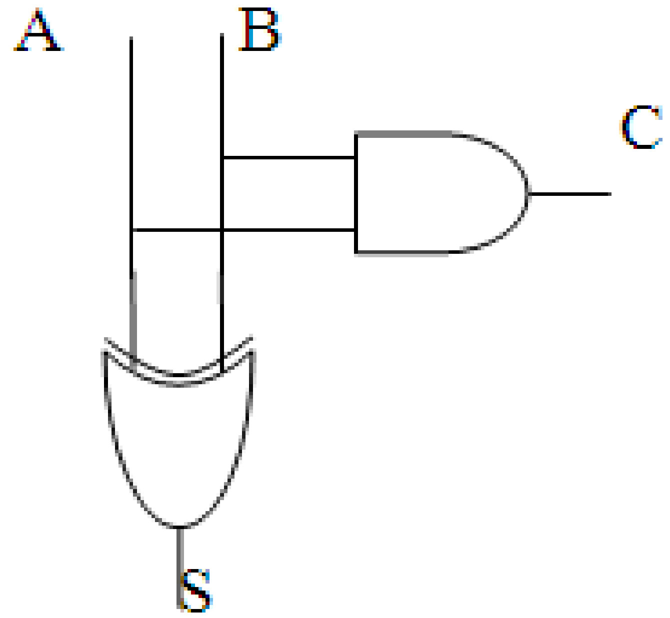
$$S = A \cdot \overline{B} + \overline{A} \cdot B = A \oplus B$$

$$C = A \cdot B$$

Półsumator – schemat logiczny

$$S = A \cdot \overline{B} + \overline{A} \cdot B = A \oplus B$$

$$C = A \cdot B$$



Półsubtraktor

- układ służący do odejmowania, realizujący A - B

A	B	V	D
0	0	0	0
0	1	1	1
1	0	0	1
1	1	0	0

V

B \ A	0	1
0	0	0
1	1	0

D

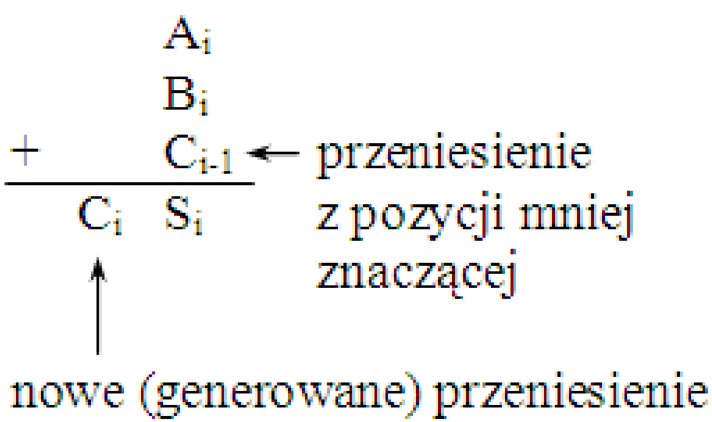
B \ A	0	1
0	0	1
1	1	0

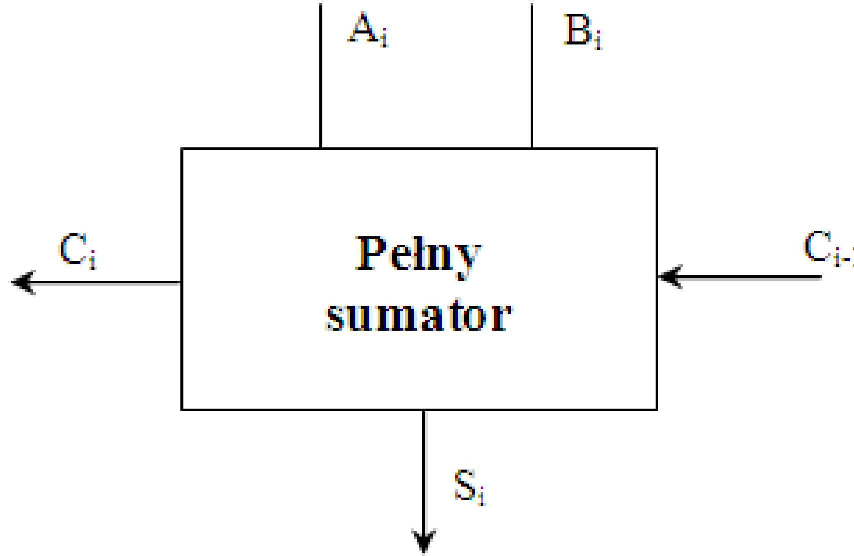
$$D = A \oplus B$$

$$V = \overline{A} \cdot B$$

Pełny sumator

Realizuje sumę trzech bitów (dwóch bitów znaczących i bitu przeniesienia z poprzedniej pozycji).





Pełny sumator
– tablice prawdy i Karnaugha

A_i	B_i	C_{i-1}	S_i	C_i
0	0	0	0	0
0	0	1	1	0
0	1	0	1	0
0	1	1	0	1
1	0	0	1	0
1	0	1	0	1
1	1	0	0	1
1	1	1	1	1

C_i

Ci-1 \ AiBi	00	01	11	10
0	0	0	1	0
1	0	1	1	1

S_i

Ci-1 \ AiBi	00	01	11	10
0	0	1	0	1
1	1	0	1	0

Pełny sumator – funkcje sumy i przeniesienia

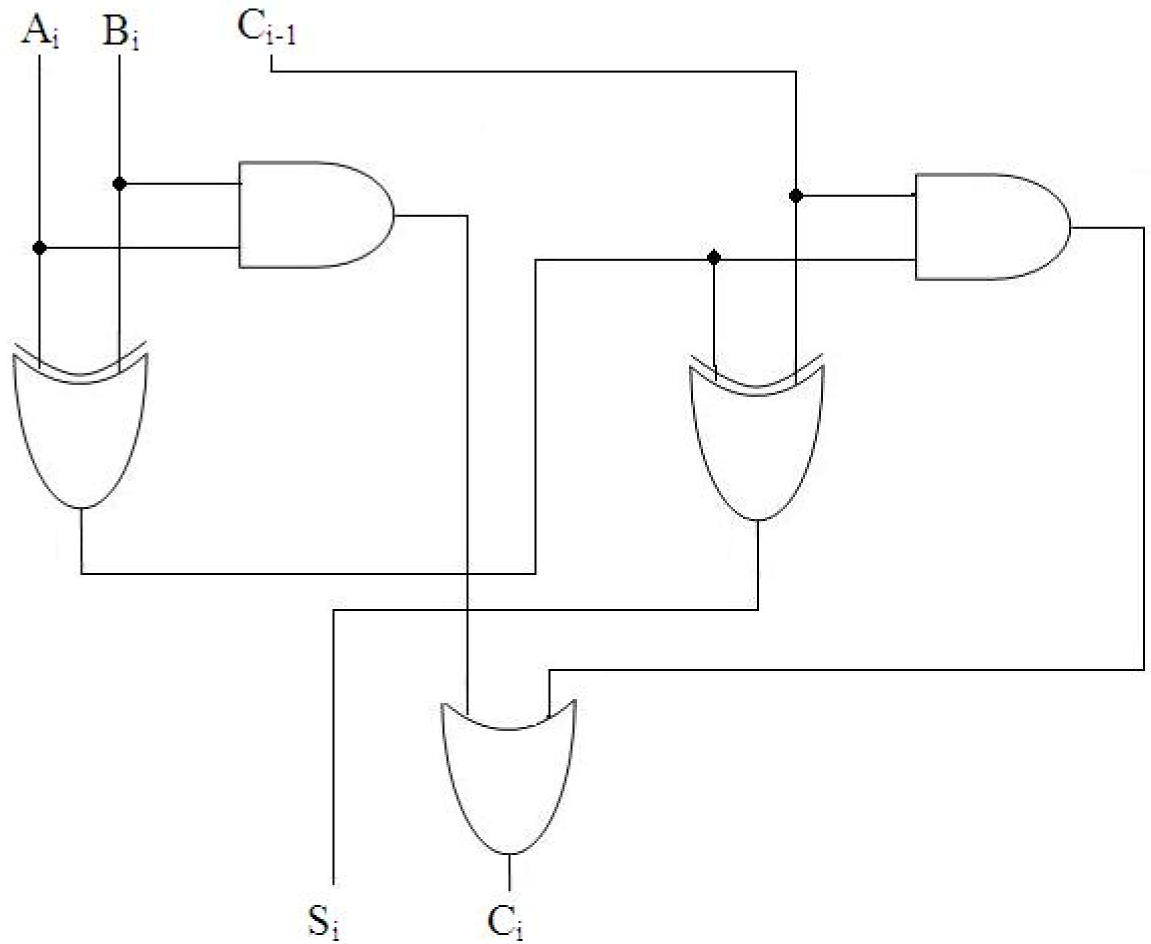
$$S_i = \overline{A_i} \cdot \overline{B_i} \cdot C_{i-1} + \overline{A_i} \cdot B_i \cdot \overline{C_{i-1}} + A_i \cdot \overline{B_i} \cdot \overline{C_{i-1}} + A_i \cdot B_i \cdot C_{i-1} = A_i \oplus B_i \oplus C_{i-1}$$

$$C_i = A_i \cdot B_i \cdot \overline{C_{i-1}} + A_i \cdot \overline{B_i} \cdot C_{i-1} + \overline{A_i} \cdot B_i \cdot C_{i-1} + A_i \cdot B_i \cdot C_{i-1} =$$

$$= A_i \cdot B_i \cdot (C_{i-1} + \overline{C_{i-1}}) + C_{i-1} \cdot (A_i \cdot \overline{B_i} + \overline{A_i} \cdot B_i) =$$

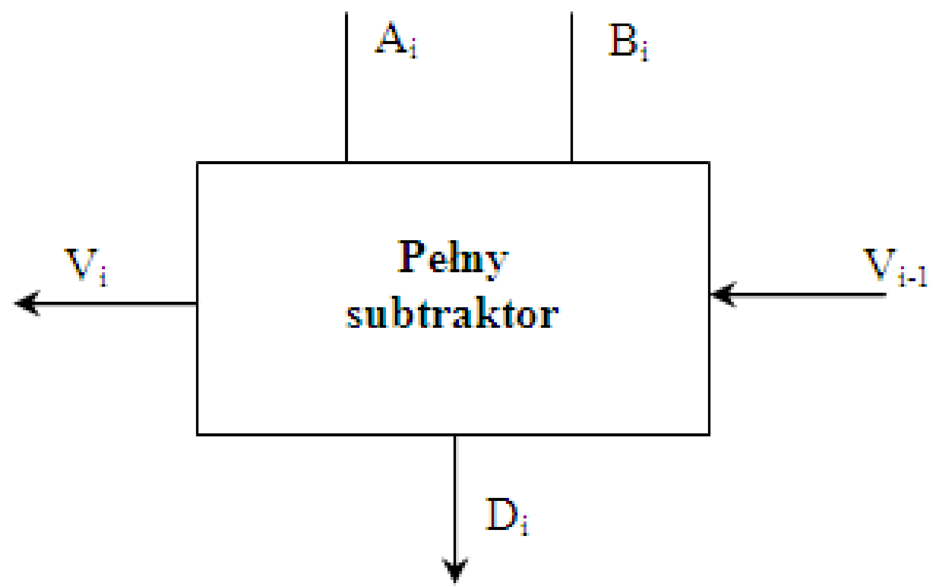
$$= A_i \cdot B_i + (A_i \oplus B_i) \cdot C_{i-1}$$

Pełny sumator
– schemat logiczny



Pełny subtraktor

$$\begin{array}{rcc} & & A_i \\ - & & B_i \\ - & & V_{i-1} \\ \hline & V_i & D_i \end{array}$$



Pełny subtraktor
– tablice prawdy i Karnaugha

A_i	B_i	V_{i-1}	D_i	V_i
0	0	0	0	0
0	0	1	1	1
0	1	0	1	1
0	1	1	0	1
1	0	0	1	0
1	0	1	0	0
1	1	0	0	0
1	1	1	1	1

V_i

V_{i-1} \ A_iB_i	00	01	11	10
0	0	1	0	0
1	1	1	1	0

D_i

V_{i-1} \ A_iB_i	00	01	11	10
0	0	1	0	1
1	1	0	1	0

$$S_i = A_i \oplus B_i \oplus C_{i-1}$$

$$C_i = \overline{A_i} \cdot B_i + (\overline{A_i} \oplus B_i) \cdot C_{i-1}$$

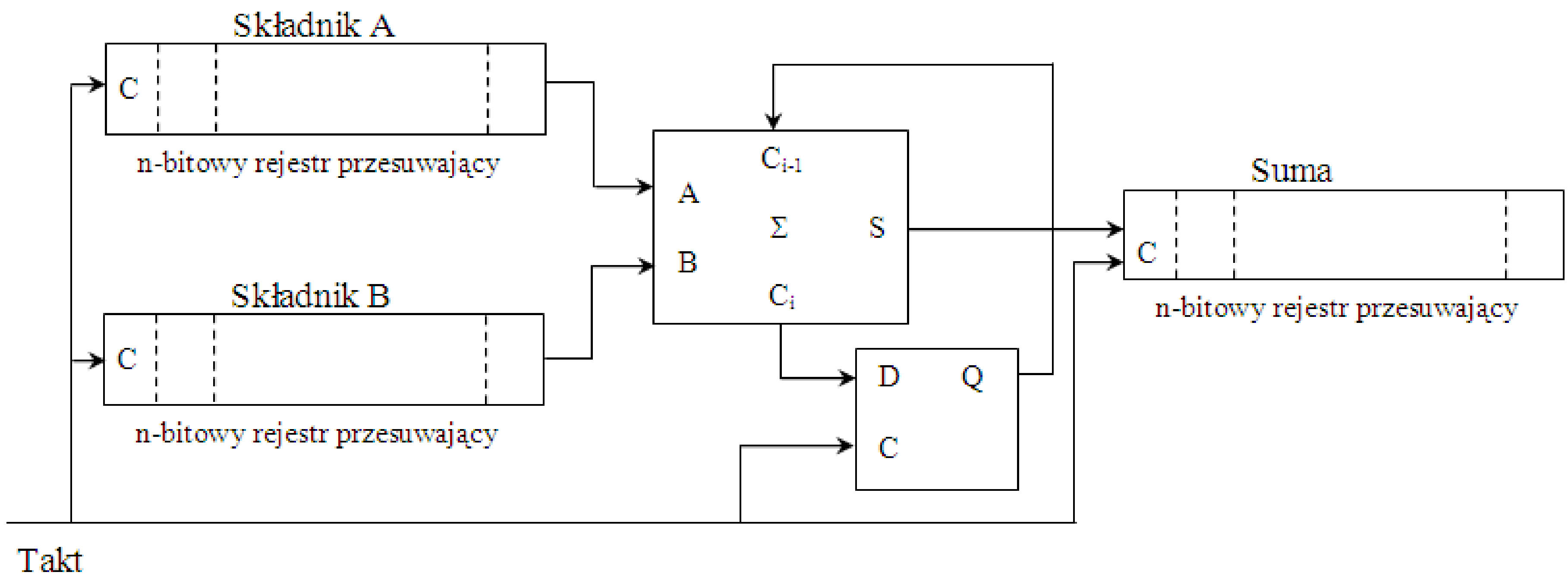
$$C_0 = 1.$$

Układy dodające szeregowe i równoległe

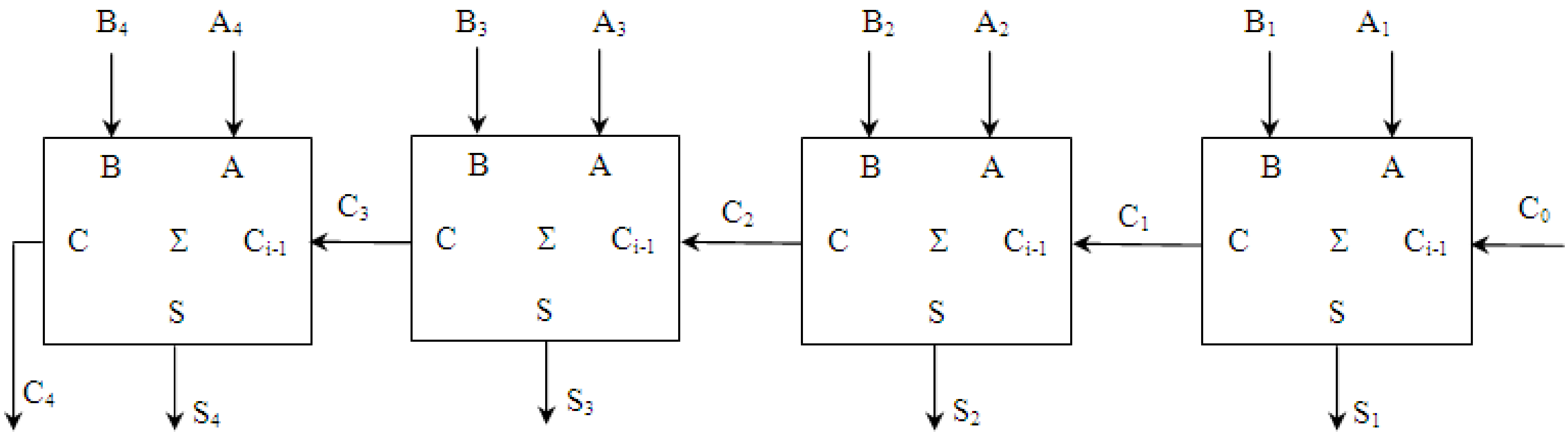
- **Sumator szeregowy (Serial Adder)**

- **Sumator równoległy (Ripple-Carry Adder)**

Sumator szeregowy (Serial Adder)

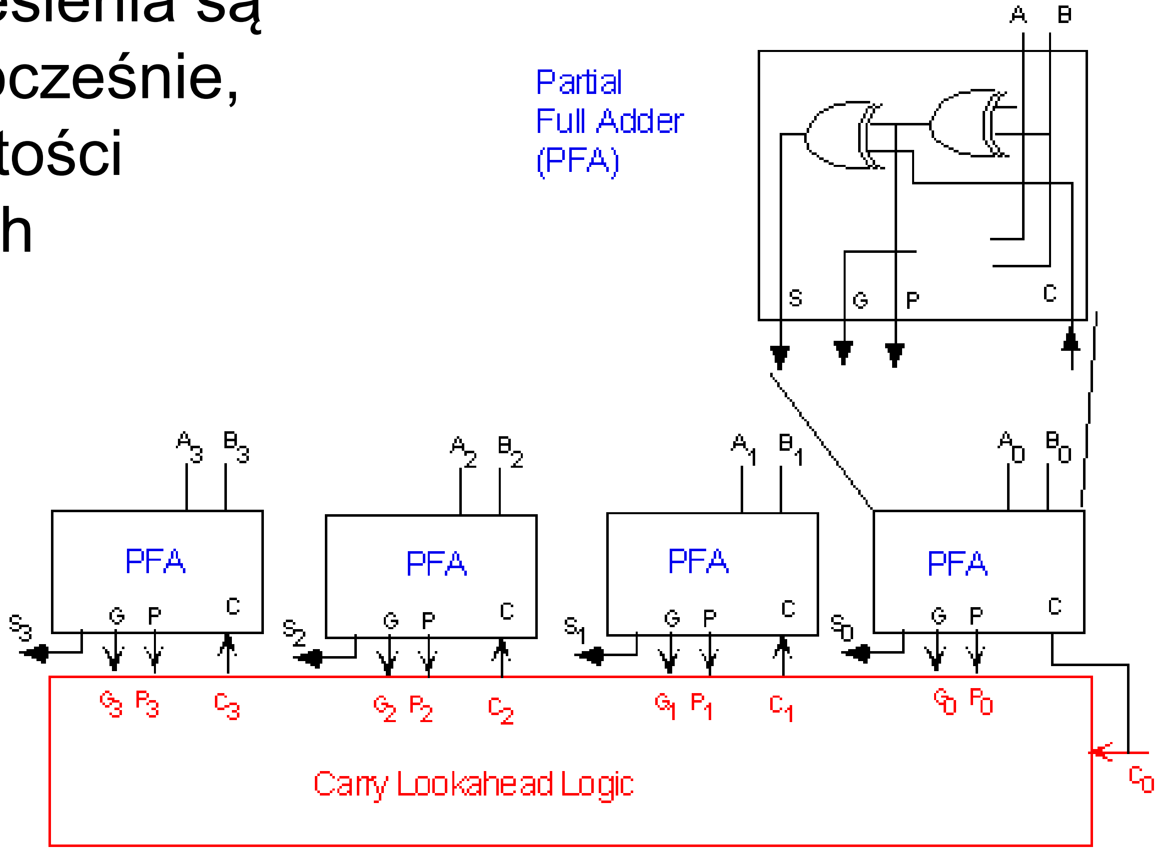


Sumator równoległy (Ripple-Carry Adder)



Sumator z przeniesieniami jednoczesnymi (Carry Look-Ahead Adder)

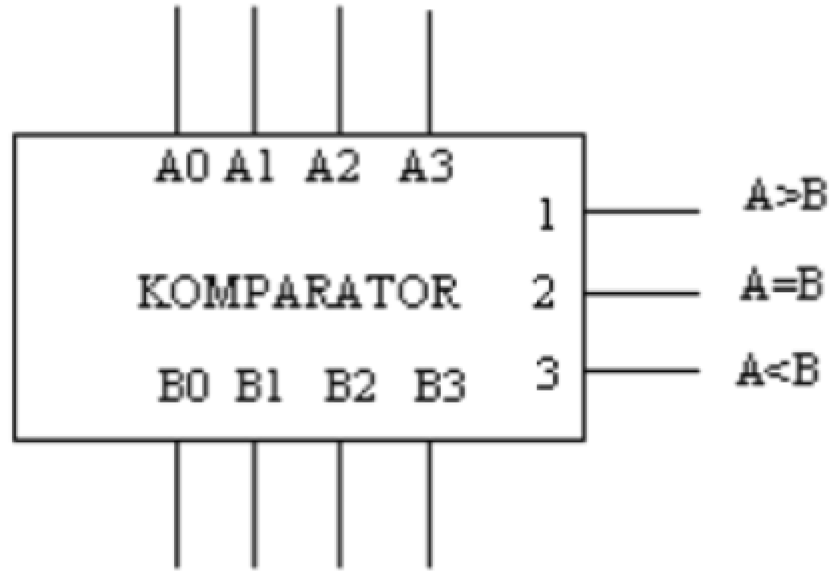
Wszystkie przeniesienia są wytwarzane jednocześnie, na podstawie wartości bitów sumowanych składników
i przeniesienia początkowego.



Komparatory

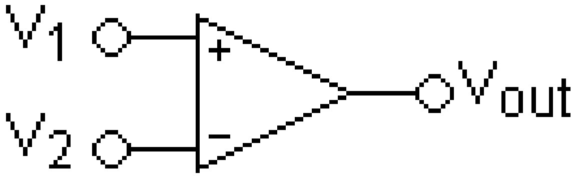
Komparator jest układem umożliwiającym porównywanie informacji (zwykle liczb binarnych albo dwóch napięć (wykonanie analogowe). Układ ma dwa zestawy wejść (a,b) i kilka wyjść reprezentujących wynik porównania (np. a=b, a<b, a>b).

wejście	wyjście 1	wyjście 2	wyjście 3
A = B	0	1	0
A > B	1	0	0
A < B	0	0	1



Komparator analogowy

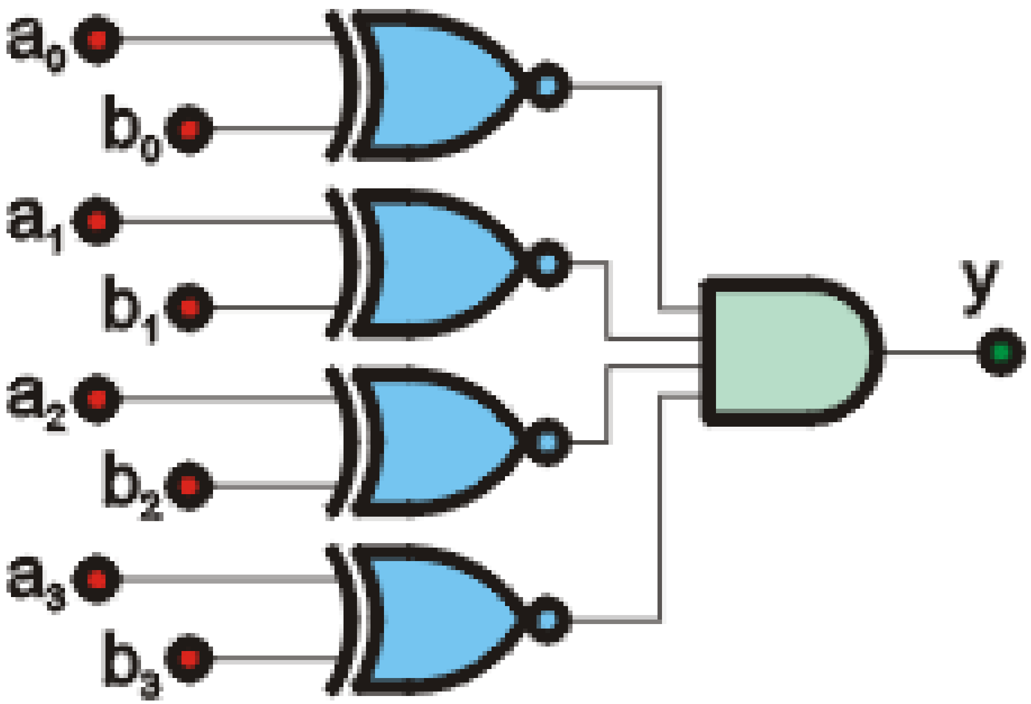
Komparator analogowy porównuje napięcia (lub prądy) przyłożone do wejść, a na wyjściu podaje sygnał zależny od tego, który z sygnałów wejściowych jest większy. Komparatory wykonuje się w oparciu o wzmacniacze operacyjne.



Przykładem komparatora analogowego jest układ scalony **LM339**.

Komparator cyfrowy

Jedynka na jednym
z trzech wyjść komparatora
informuje, w jakiej
relacji względem siebie
(mniejsze, równe, większe)
są liczby podawane na
jego wejścia.



komparator 4-bitowy
(dla wyj. równości)

Zastosowanie układów arytmetycznych

- Koprocesory – przeszłość
- Układy arytmetyczne serii '74 i 4000 - zamierzchła przeszłość
- Układy typu embedded SoC (system on Chip) - wszelkiego rodzaju filtry np.: software radio
- Sprzętowa akceleracja obliczeń - zastosowanie w systemach czasu rzeczywistego DSP
- Platforma sprzętowa - układy ASIC i FPGA

Źródła:

1) Teoria (układy dodające) - dr inż. E. Jamro
2) Wykład: *Układy Arytmetyczne* - dr inż. J. Kasperek oraz dr inż. P. Rajda
3) W. Głodzki, *Układy cyfrowe*, Wyd. II, WSiP, Warszawa 1998
4) Wujek Google ☺

Dziękuję za uwagę!