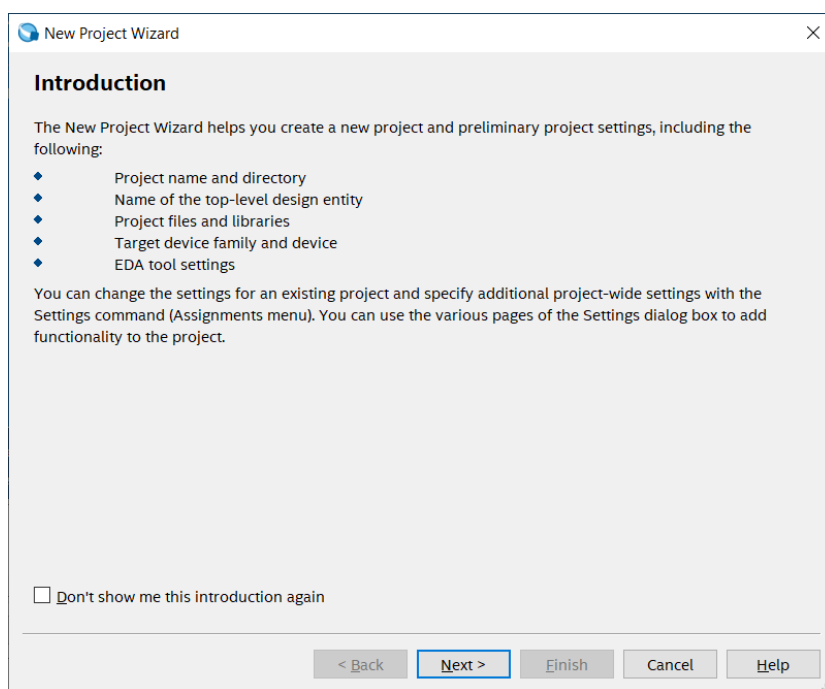


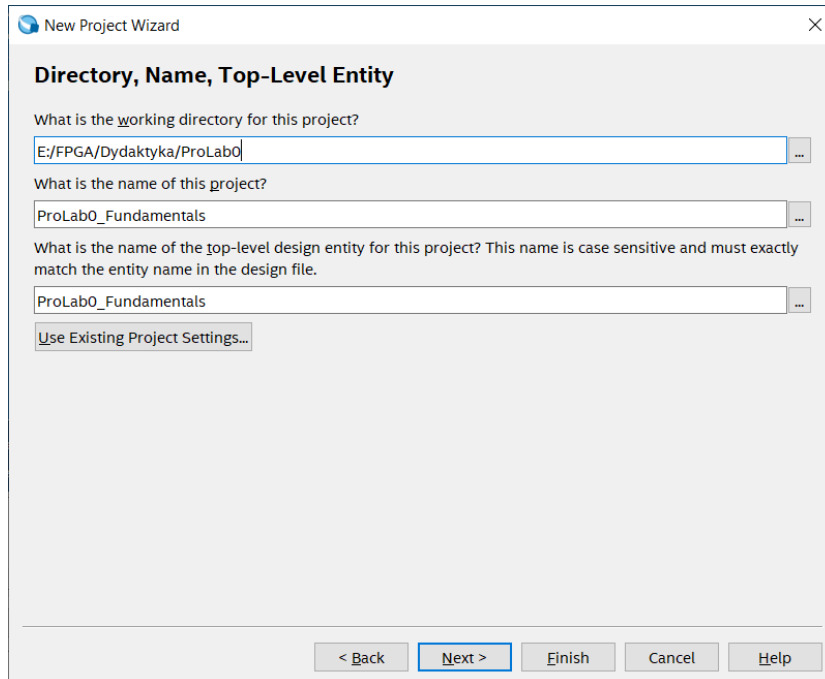
## Quartus Prime – projekt wzorcowy

1. Pierwszym krokiem przy zakładaniu nowego projektu w programie Quartus Prime jest założenie nowego katalogu, w którym będą znajdowały się wszystkie jego pliki. Ścieżka dostępu do katalogu **nie może zawierać w sobie znaków spacji oraz polskich znaków diakrytycznych** (np. ą, ę, ś, itd.).
2. Do katalogu projektu należy skopiować wskazany plik z rozszerzeniem qsf, który wiąże nazwy symboliczne pinów wejścia/wyjścia używanych w projekcie z fizycznymi pinami układu FPGA.
3. Uruchomić program Quartus Prime i otworzyć kreator tworzenia nowego projektu z okna powitalnego **Creave a New Project (New Project Wizard)** lub **File -> New Project Wizard...** Pojawi się okno *New Project Wizard* (Rys. 1). Klikamy przycisk **Next**.



Rys. 1: Okno Wizard nr 1

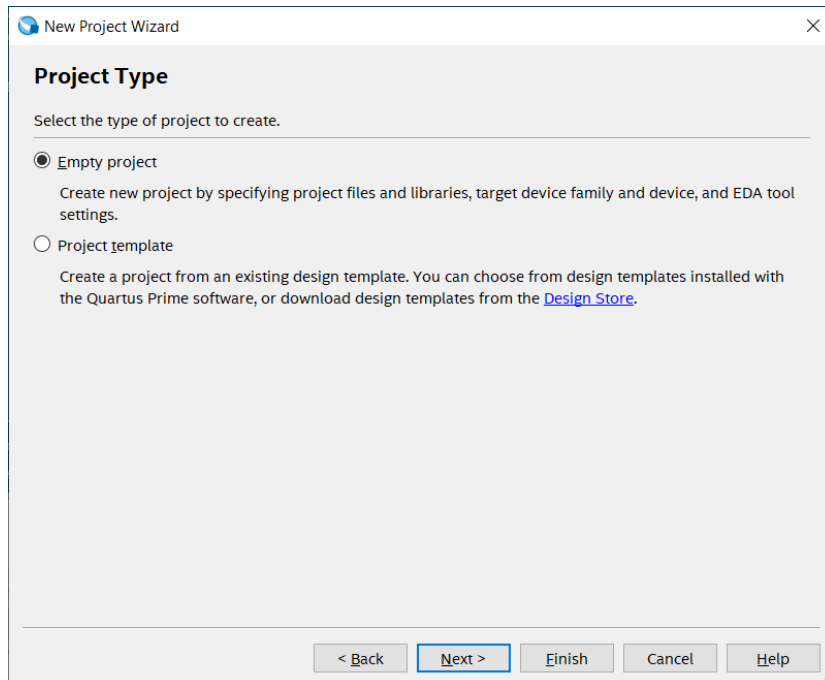
4. W kolejnym oknie (Rys. 2) wskazać jako lokalizację projektu utworzony wcześniej katalog oraz podać nazwę projektu. Nazwa nie może zawierać znaków spacji oraz nie może zaczynać się od cyfry. Klikamy przycisk **Next**.



The screenshot shows the 'New Project Wizard' dialog box with the title 'New Project Wizard'. The main heading is 'Directory, Name, Top-Level Entity'. It contains three text input fields and a button. The first field is labeled 'What is the working directory for this project?' and contains the text 'E:/FPGA/Dydaktyka/ProLab0'. The second field is labeled 'What is the name of this project?' and contains 'ProLab0\_Fundamentals'. The third field is labeled 'What is the name of the top-level design entity for this project? This name is case sensitive and must exactly match the entity name in the design file.' and also contains 'ProLab0\_Fundamentals'. Below the third field is a button labeled 'Use Existing Project Settings...'. At the bottom of the dialog are five buttons: '< Back', 'Next >', 'Finish', 'Cancel', and 'Help'. The 'Next >' button is highlighted with a blue border.

Rys. 2: Okno Wizard nr 2

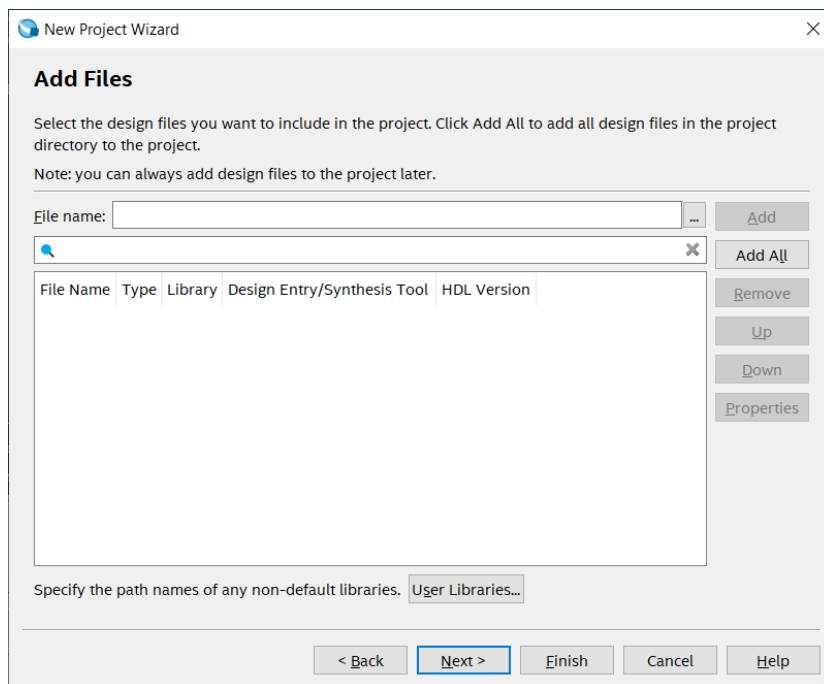
5. W kolejnym oknie (Rys. 3) należy wybrać pusty projekt.



The screenshot shows the 'New Project Wizard' dialog box with the title 'New Project Wizard'. The main heading is 'Project Type'. It contains a radio button selection. The first option is 'Empty project', which is selected with a radio button. Below it is the text: 'Create new project by specifying project files and libraries, target device family and device, and EDA tool settings.' The second option is 'Project template', which is not selected. Below it is the text: 'Create a project from an existing design template. You can choose from design templates installed with the Quartus Prime software, or download design templates from the [Design Store](#).' At the bottom of the dialog are five buttons: '< Back', 'Next >', 'Finish', 'Cancel', and 'Help'. The 'Next >' button is highlighted with a blue border.

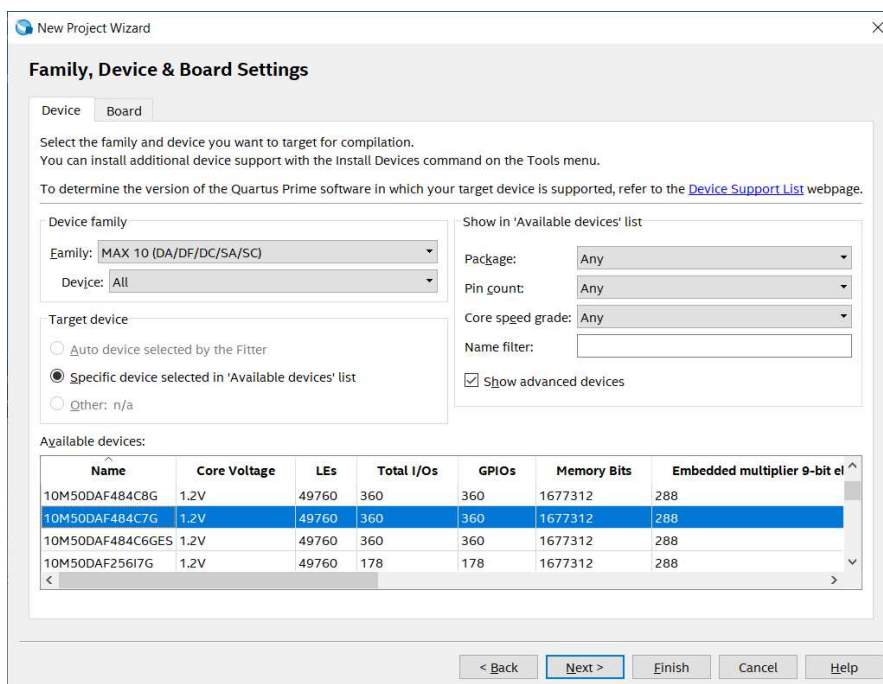
Rys. 3: Okno Wizard nr 3

- W kolejnym oknie (Rys. 4) można dołączyć do projektu zewnętrzne (wcześniej utworzone) pliki. W takim przypadku zaleca się, aby wcześniej zostały one skopiowane do katalogu projektu. Jeśli nie dodajemy nowych plików klikamy **Next**.



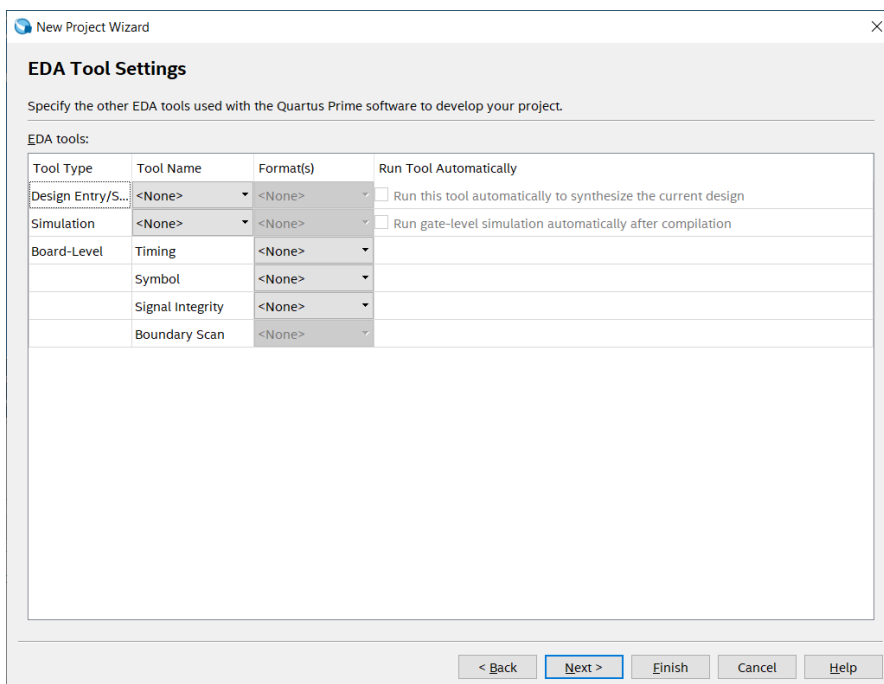
Rys. 4: Okno Wizard nr 4

- Następnie należy wybrać rodzinę układu FPGA oraz układ znajdujący się na płycie DE10-Lite. Rodzinę oraz układ można odczytać z układu FPGA, pudełka lub dokumentacji producenta płyty DE10-Lite.



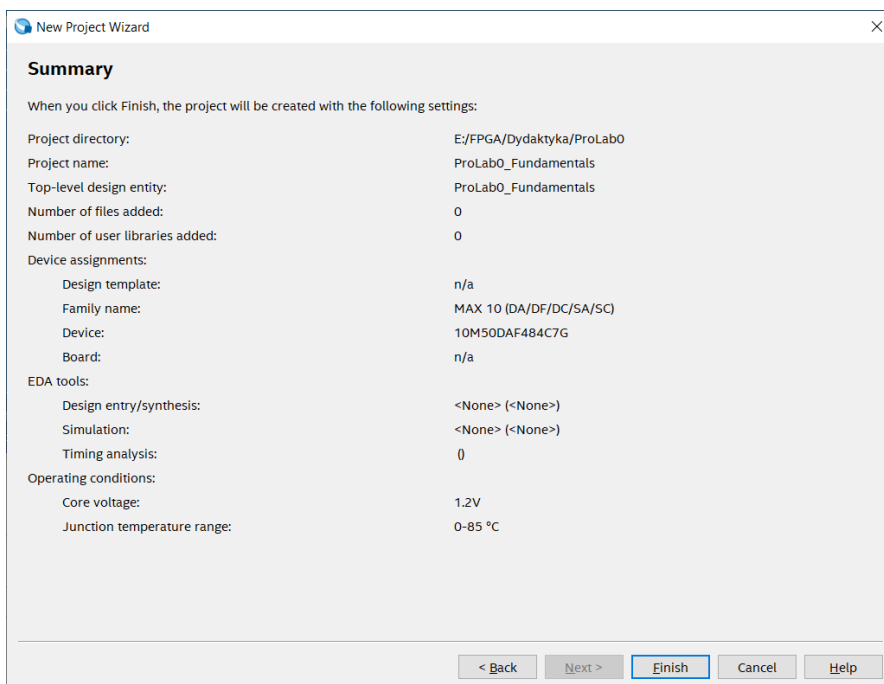
Rys. 5: Okno Wizard nr 5

- Kolejne okno pozwala na ustawienie zintegrowanych narzędzi pomocniczych do analizy, syntezy oraz symulacji. Całość pozostawimy bez zmian, klikamy przycisk **Next**.



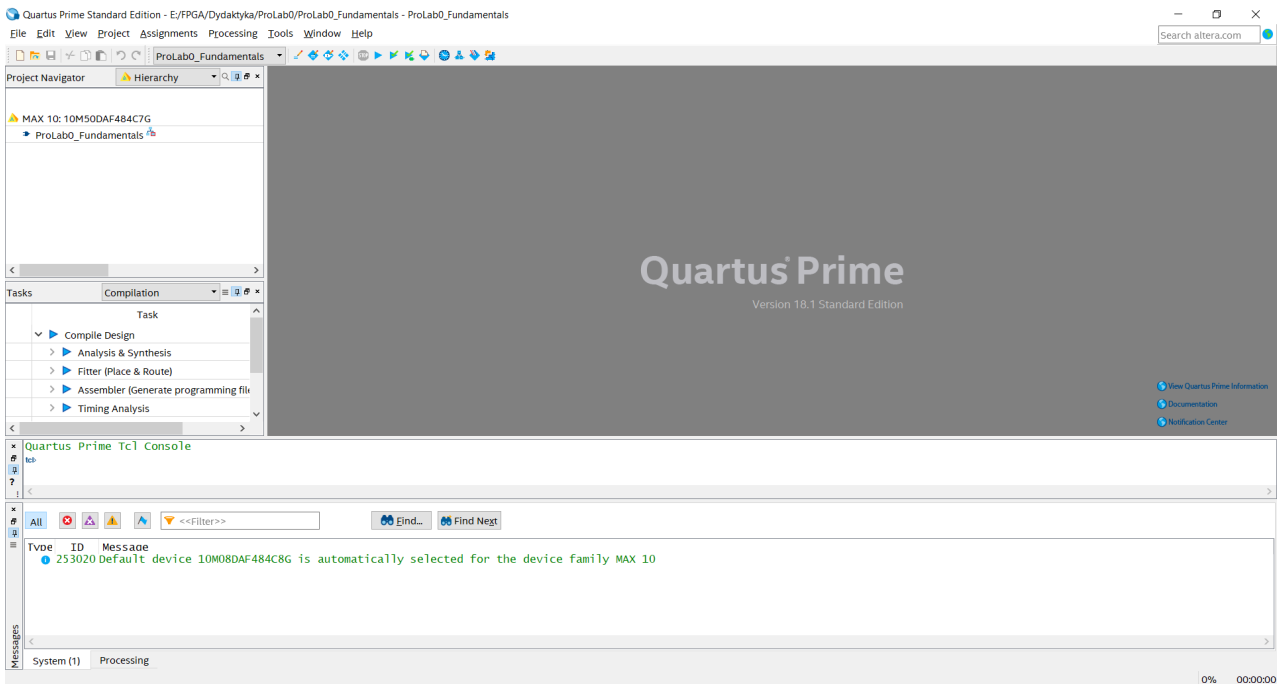
Rys. 6: Okno Wizard nr 6

- Ostatnie okno kreatora to podsumowanie. Jeśli wszystkie parametry są zgodne z zakładanymi, klikamy przycisk **Finish**.



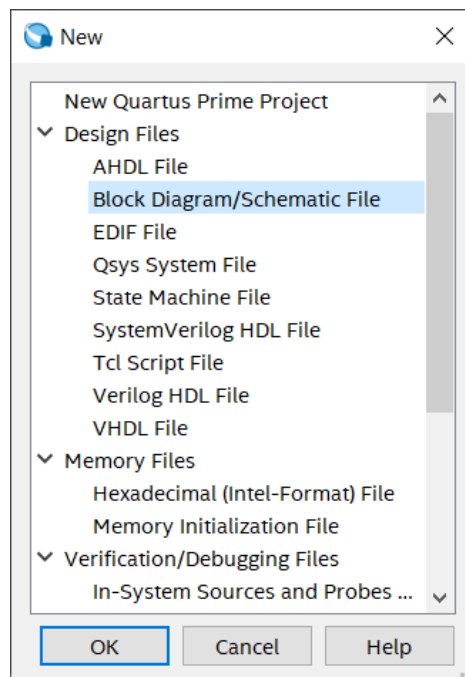
Rys. 7: Okno Wizard nr 7

10. Po skończonej pracy kreatora zakładania projektu, powinno ukazać się puste okno programu Quartus Prime (Rys. 8).



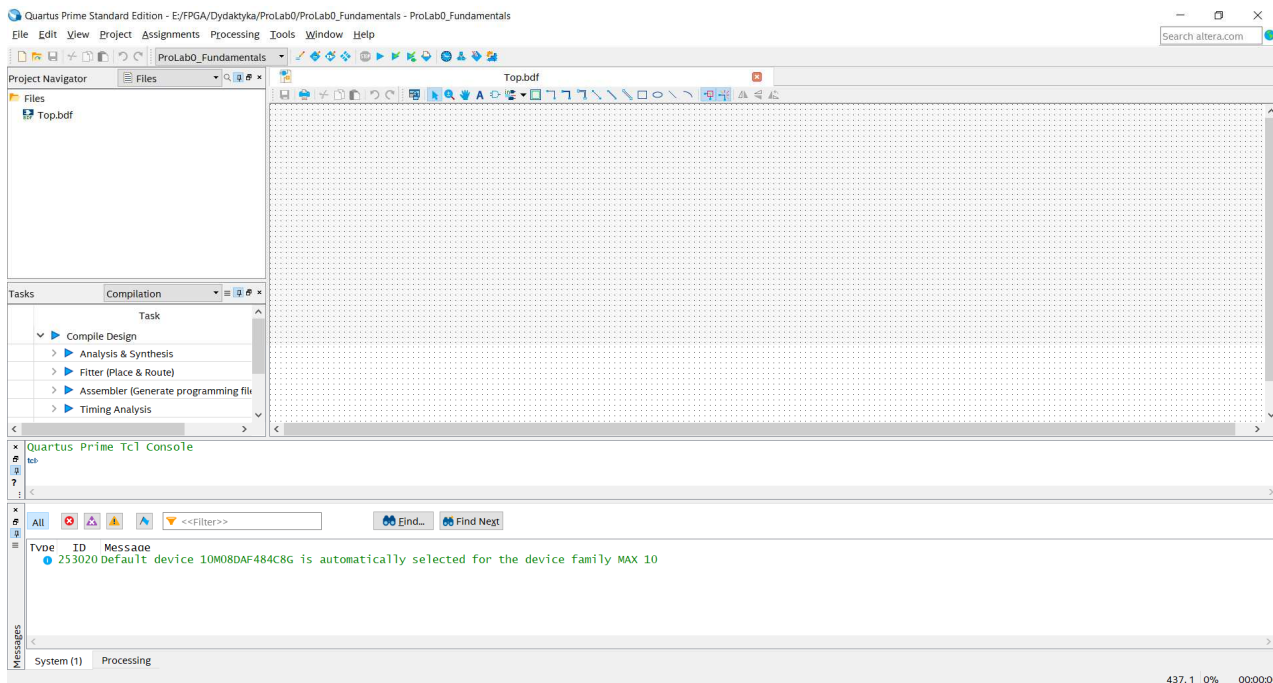
Rys. 8: Okno programu Quartus Prime

11. Kolejnym krokiem jest dodanie do projektu pliku schematu blokowego. W tym celu należy wybrać **File -> New**, a następnie **Block Diagram/Schematic File** (Rys. 9).



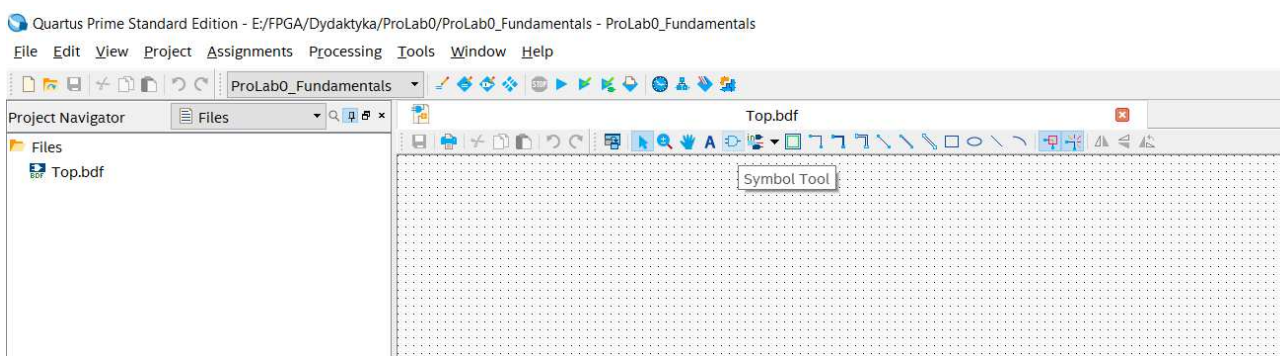
Rys. 9: Okno New file

12. W głównym oknie programu Quartus Prime pojawi się pusty schemat blokowy (Rys. 10). Następnie należy zapisać plik **File** -> **Save As...** nadając mu odpowiednią nazwę np.: Top.bdf. Na tym etapie nowo utworzony i zapisany plik powinien pojawić się w zakładce *Files* projektu. Ostatnim krokiem jest poinformowanie kompilatora, iż jest to plik nadrzędny w projekcie. Dokonuje się tego poprzez wybranie opcji **Set as Top-Level Entity** z menu pojawiającego się po kliknięciu prawym przyciskiem myszy na pliku.



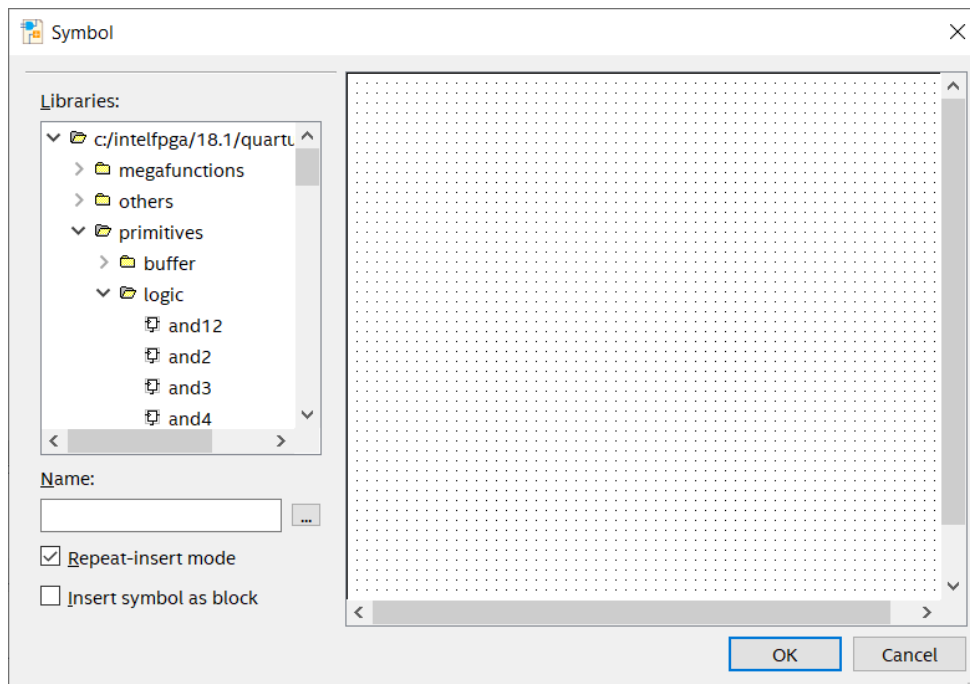
Rys. 10: Pusty schemat blokowy w programie Quartus Prime

13. Podstawowe elementy, z których można zbudować schemat znajdują się po kliknięciu na przycisk **Symbol Tool** (Rys. 11).



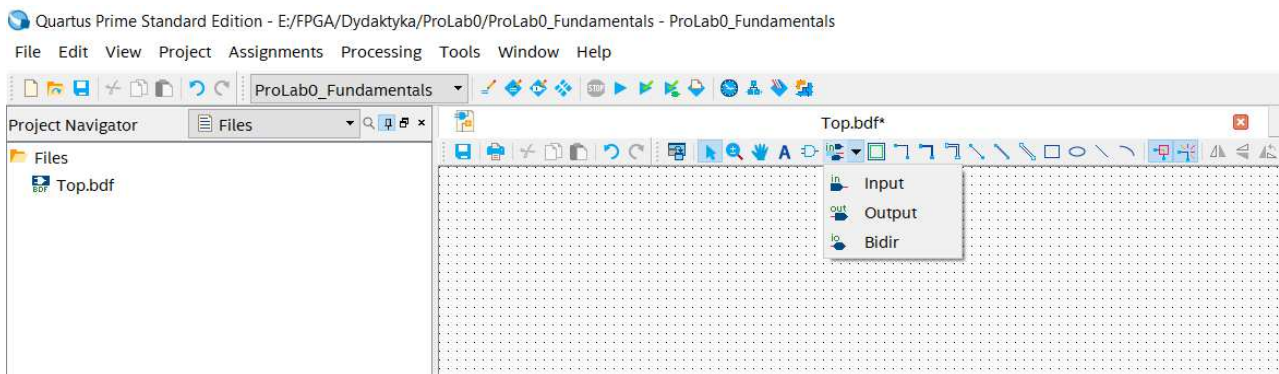
Rys. 11: Symbol Tool

14. Aby zbudować najprostszy projekt należy wybrać jedną z dostępnych bramek logicznych (Rys. 12).



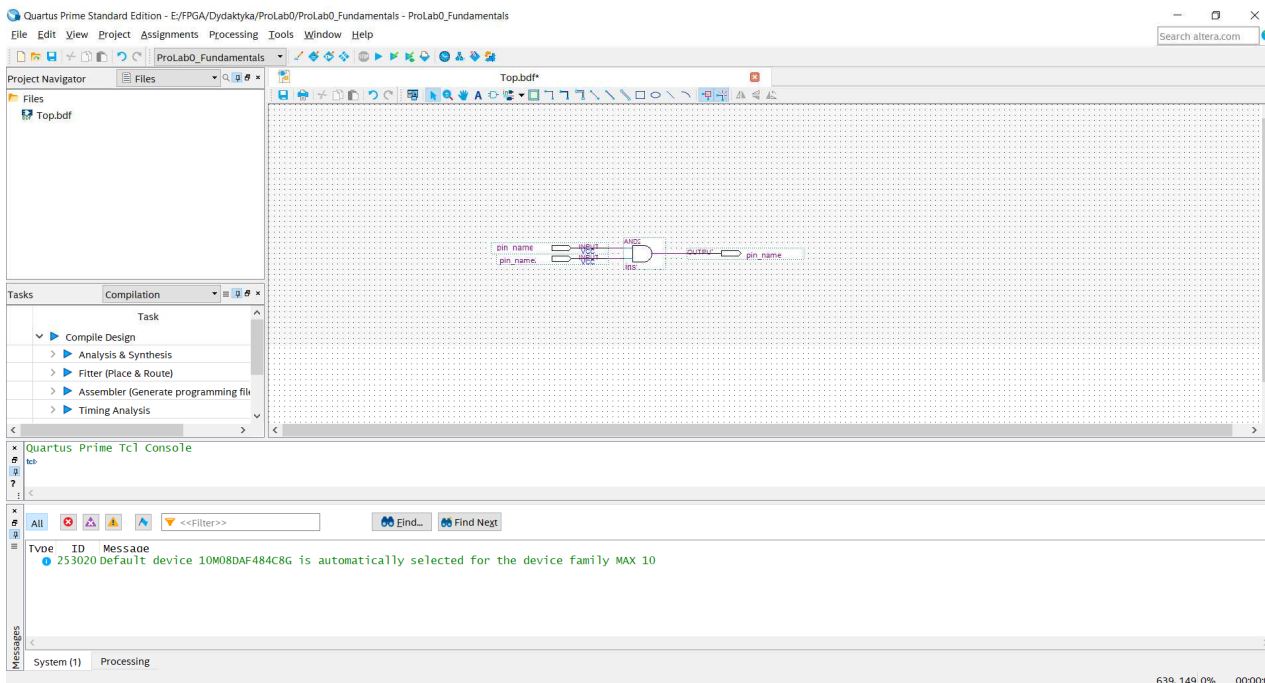
Rys. 12: Okno Symbol Tool

15. Kolejny krok to dodanie portów wejścia/wyjścia znajdujących się pod przyciskiem **Pin Tool** (Rys. 13).



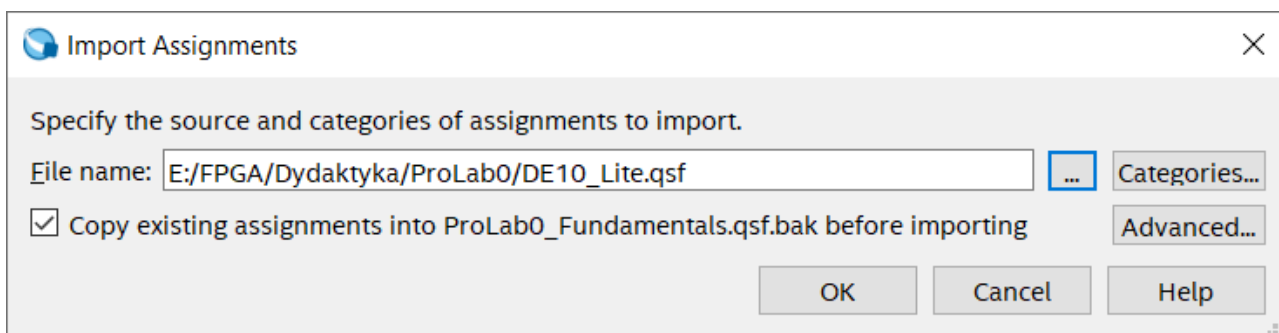
Rys. 13: Pin Tool

16. Na tym etapie okno programu powinno przypominać to przedstawione na Rys. 14. Po nadaniu pinom odpowiednich nazw symbolicznych (np.: SW[0], SW[1] jako wejścia oraz LEDR[0] jako wyjście) projekt jest gotowy do przeprowadzenia analizy i syntezy. W tym celu należy kliknąć na przycisk **Start Analysis & Synthesis** znajdujący się na pasku lub wybrać **Processing -> Start -> Start Analysis & Synthesis**. Na tym etapie prawidłowo zbudowany projekt powinien być bez błędów i ostrzeżeń.



Rys. 14: Okno programu Quartus Prime z bramką AND2.

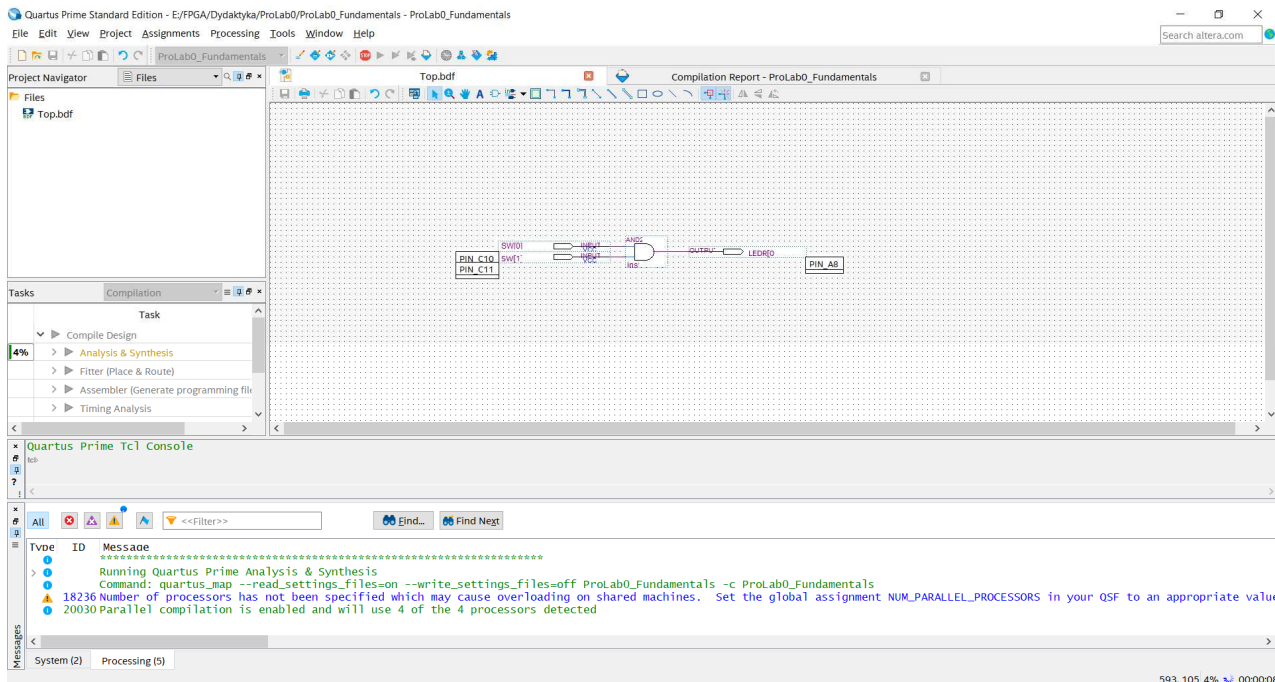
17. Następnie należy zaimportować przypisania symboliczne pinów znajdujące się w skopiowanym wcześniej do katalogu projektu pliku qsf. **Assignments -> Import Assignments...** Czynność tę należy wykonać tylko raz w czasie budowania projektu.



Rys. 15: Okno Import Assignments

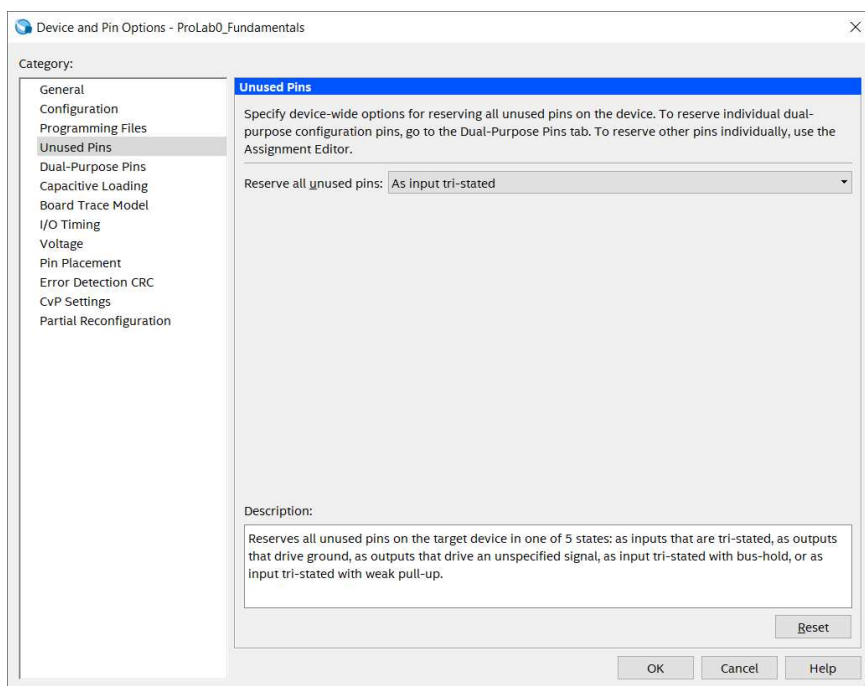


18. Jeśli dotychczasowe kroki przebiegły poprawnie przy portach schematu blokowego powinny pojawić się informacje o numerze pinu fizycznego układu FPGA (Rys. 16).



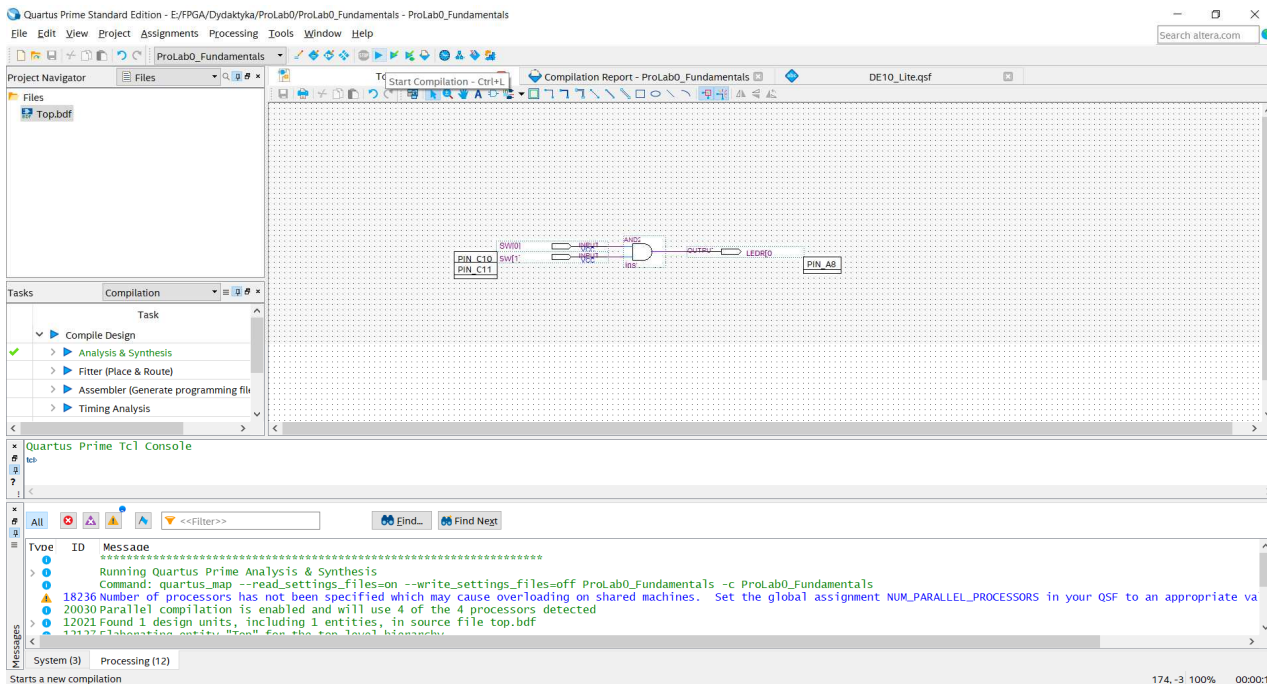
Rys. 16: Okno programu Quartus Prime

19. Przed kompilacją pozostało jeszcze ustawienie nieużywanych portów układu FPGA w stan wysokiej impedancji. **Assignments -> Device : Device and Pin Options : Unused Pins : Reserve all unused pins: As input tri-stated** (Rys. 17).



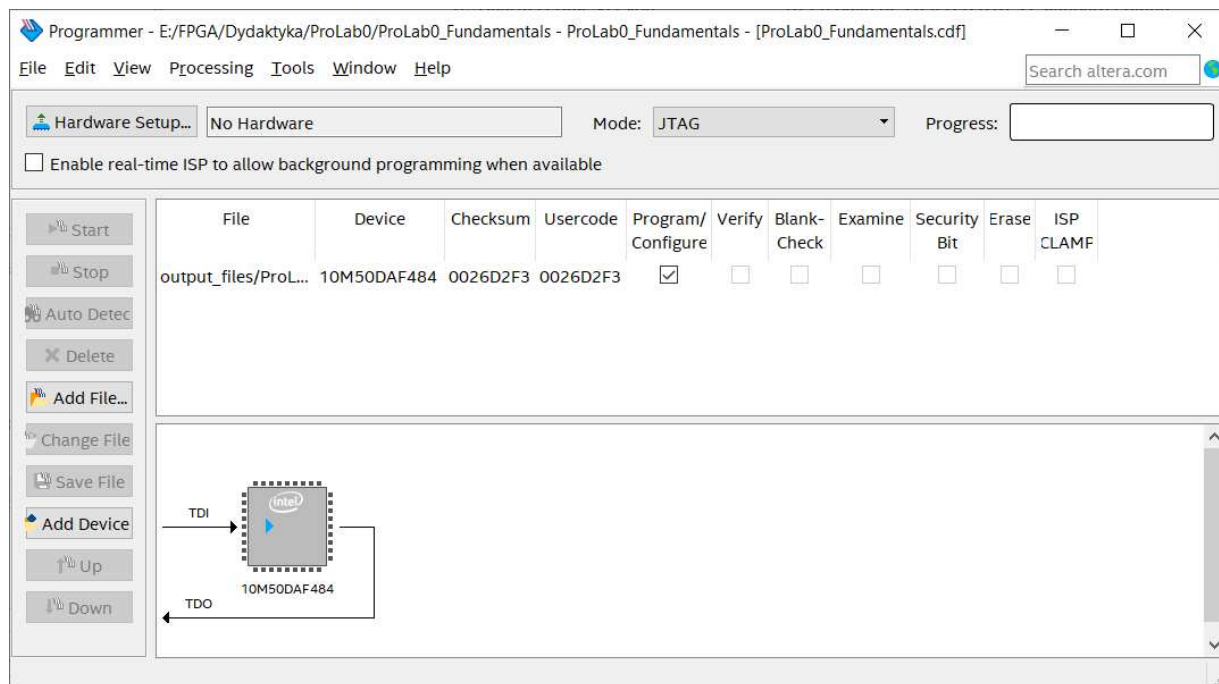
Rys. 17: Okno Device and Pin Options

20. W celu uruchomienia kompilacji projektu należy kliknąć na przycisk **Start Compilation** lub wybrać **Processing -> Start Compilation** (Rys. 18).



Rys. 18: Okno programu Quartus Prime przed kompilacją

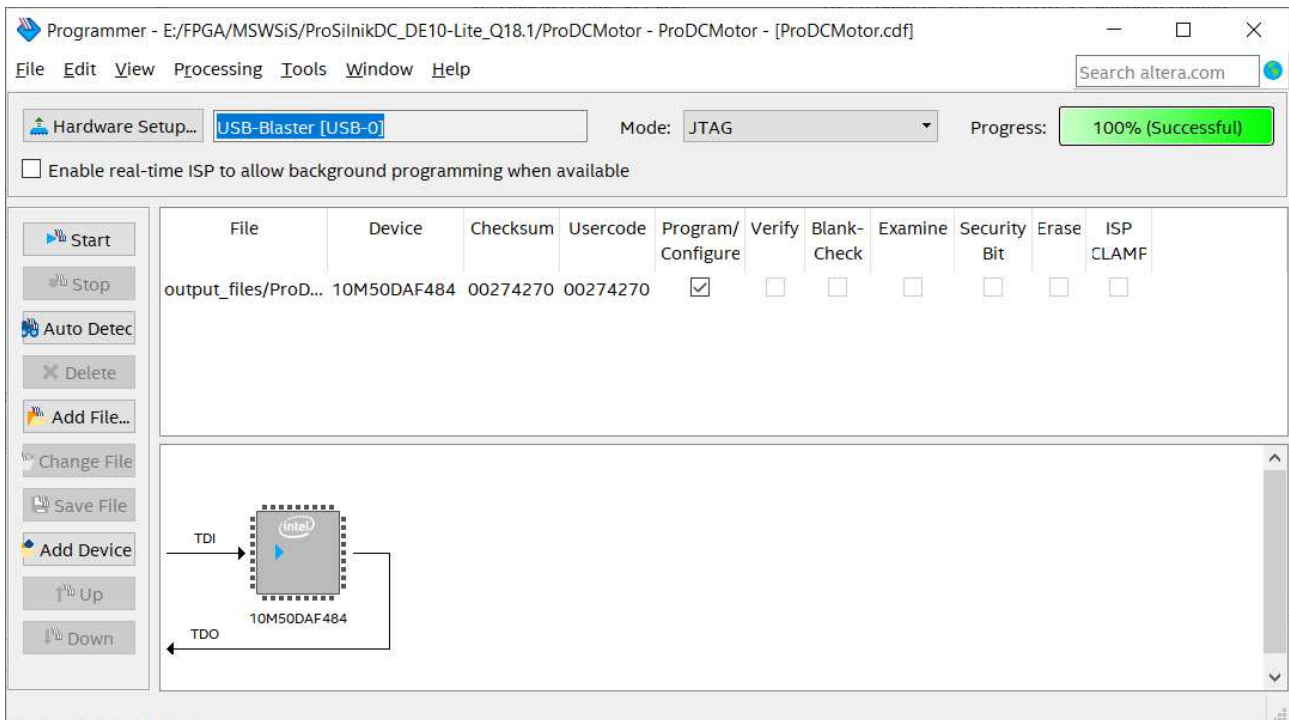
21. Jeśli kompilacja zakończyła się sukcesem można przystąpić do zaprogramowania układu FPGA. W tym celu należy wybrać przycisk **Programmer** znajdujący się na pasku lub **Tools -> Programmer**. Pojawi się okno jak na Rys. 19. Następnie należy kliknąć na przycisk **Add File...** i z podkatalogu **output\_files** wybrać plik z rozszerzeniem \*.sof.



Rys. 19: Okno narzędzia Programmer

22. Jeśli przycisk **Start** jest nieaktywny należy wybrać **Hardware Setup...** A w oknie, które ukaże się **Currently selected hardware: USB-Blaster [USB-0]**.

Jeśli przycisk **Start** jest dalej nieaktywny oznacza to, że układ FPGA nie jest włączony, nie jest podłączony od komputera lub w przypadku korzystania z maszyny wirtualnej fizyczny port usb nie jest zmostkowany z systemem operacyjnym w maszynie wirtualnej. Aby zaprogramować układ klikamy na przycisk **Start**.



Rys. 20: Okno narzędzia Programmer po zaprogramowaniu układu