

Sterownik silnika krokowego

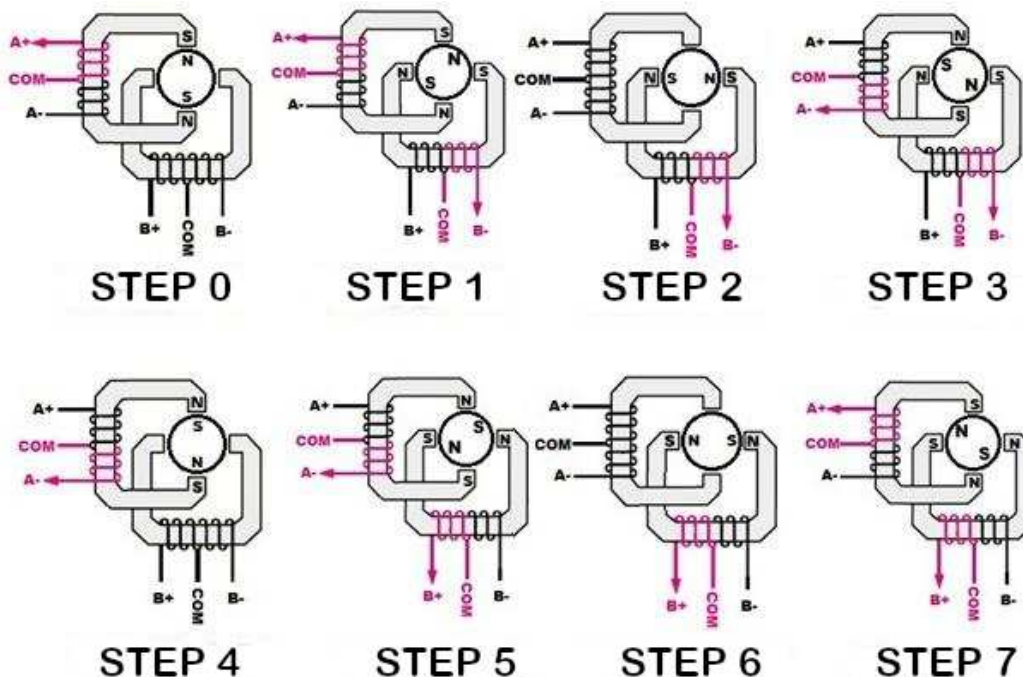
Zaprojektować i zaimplementować w układzie FPGA sterownik unipolarnego silnika krokowego, pracującego w trybie **pół-kroku**. W implementacji wykorzystać dwa dowolne rodzaje przerzutnika. Projektowany sterownik powinien posiadać 4 wejścia:

- **SW[0] – enable** – sygnał zatrzymania;
- **SW[1] – direction** – zmiana kierunku obrotów;
- **SW[3..2] – velocity** – wybór jednej z czterech prędkości.

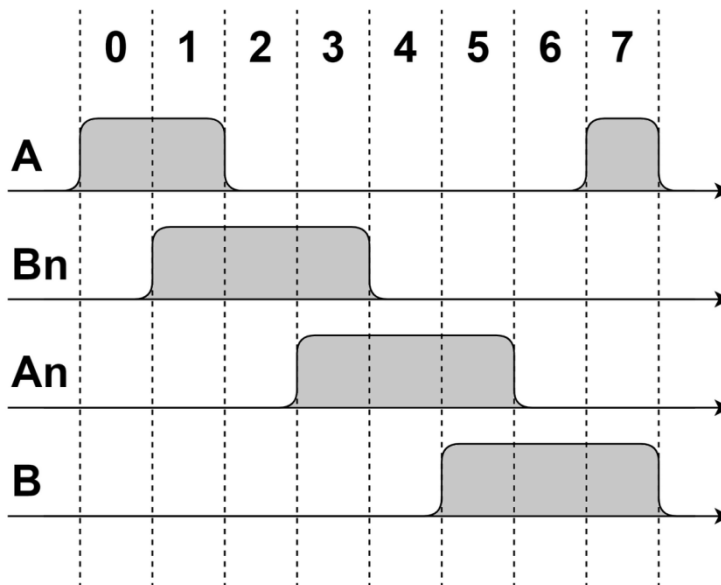
Zaprojektowany sterownik powinien składać się z następujących elementów:

- **MultiPrescaler** – moduł preskalera;
- **FreqDivider** – dzielnik częstotliwości, generujący 4 sygnały zegarowe o częstotliwościach równych: 1/2, 1/4, 1/8 oraz 1/16 częstotliwości sygnału wejściowego; moduł zaimplementować na podstawie schematu z rysunku 3;
- **Mux4** – multiplexer (moduł z II zajęć Układów Kombinacyjnych);
- **CntMod8EnDir** – licznik modulo 8 z dodatkowymi wejściami sterującymi zatrzymaniem (enable) oraz zmianą kierunku liczenia (direction);
- **HalfStepControl** – układ kombinacyjny generujący sygnały sterujące silnikiem krokowym na podstawie wartości licznika CntMod8EnDir; moduł zaimplementować na podstawie przebiegów czasowych z rysunku 2.

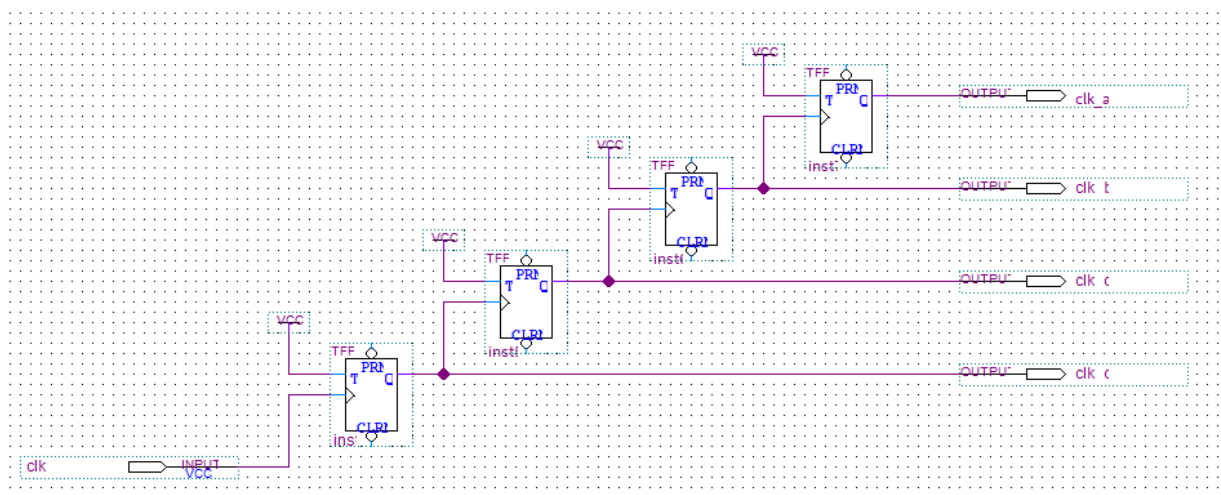
Poszczególne etapy sterownia silnikiem unipolarnym widoczne są na rys. 1. Schemat ogólny sterownika widoczny jest na rys. 4. Sygnały sterujące podpiąć pod piny GPIO: A (GPIO32); Bn (GPIO33); An (GPIO34); B (GPIO35).



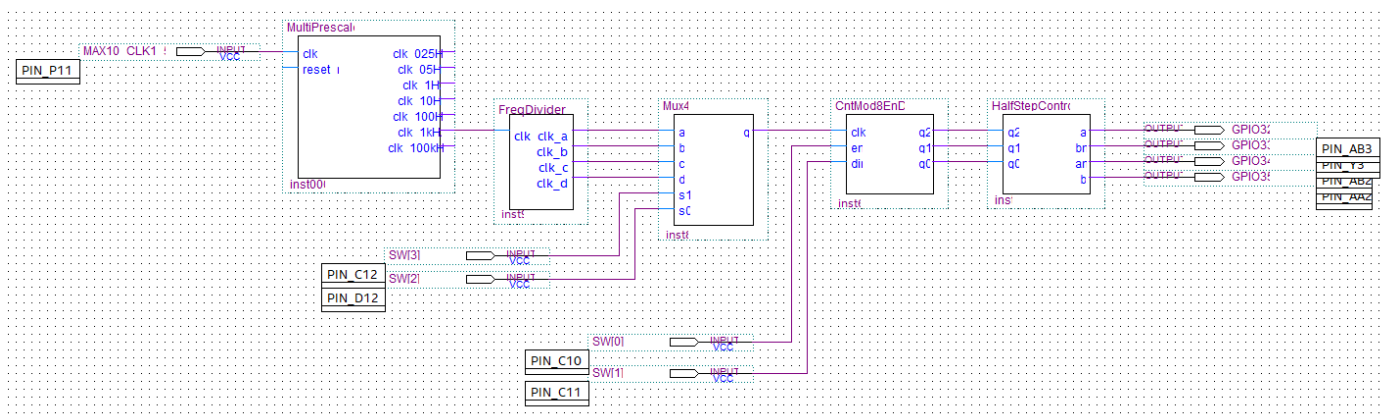
Rys. 1: Etapy sterowania silnikiem unipolarnym w trybie pół-kroku



Rys. 2: Sygnały sterujące unipolarnym silnikiem krokowym w trybie pół-kroku



Rys. 3: Dzielnik częstotliwości (FreqDivider)



Rys. 4: Sterownik unipolarnego silnika krokowego