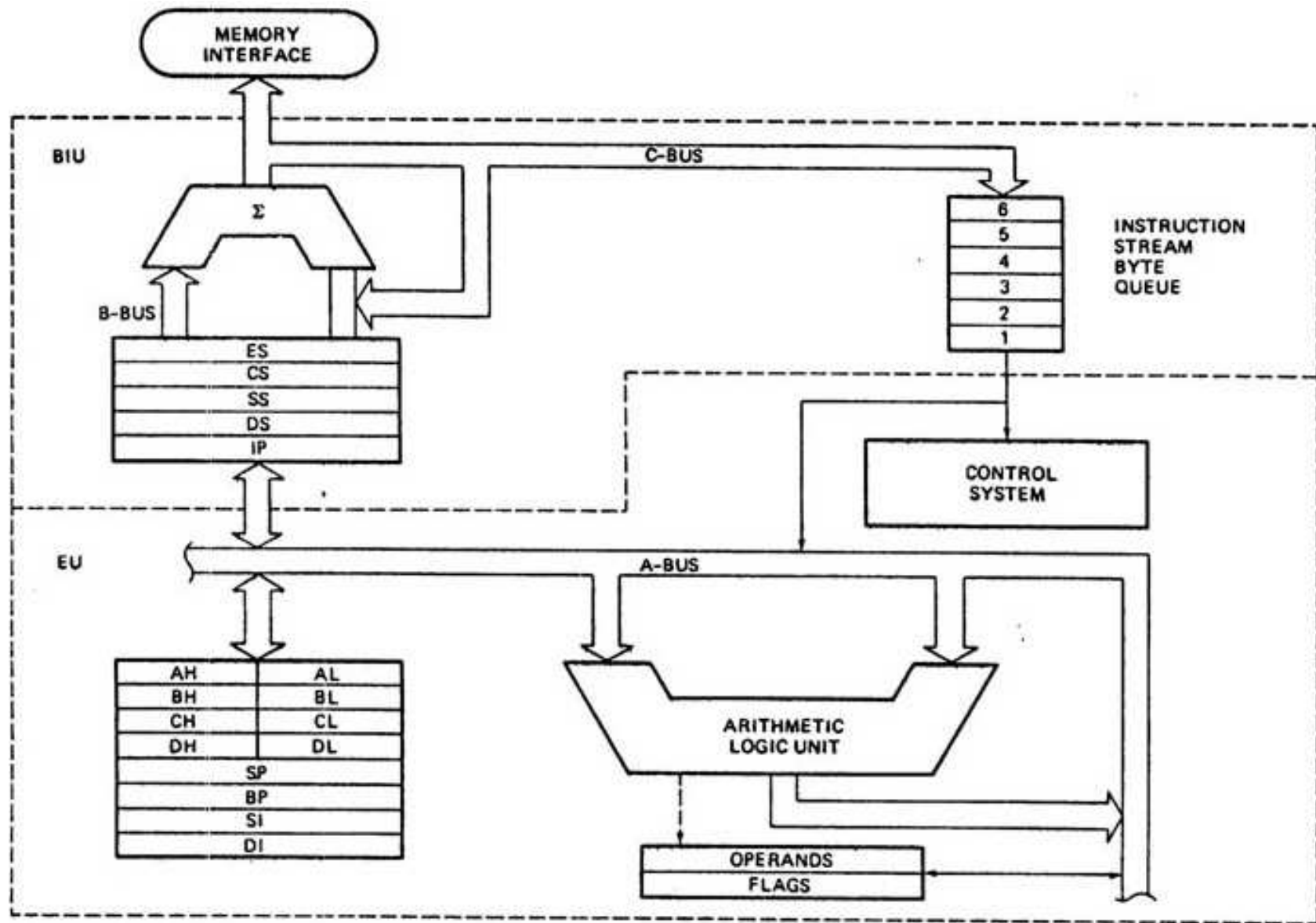


RDZEŃ x86

x86 — rodzina architektur (modeli programowych) procesorów firmy Intel, należących do kategorii CISC, stosowana w komputerach PC, zapoczątkowana przez i wstecznie zgodna z 16-bitowym procesorem 8086

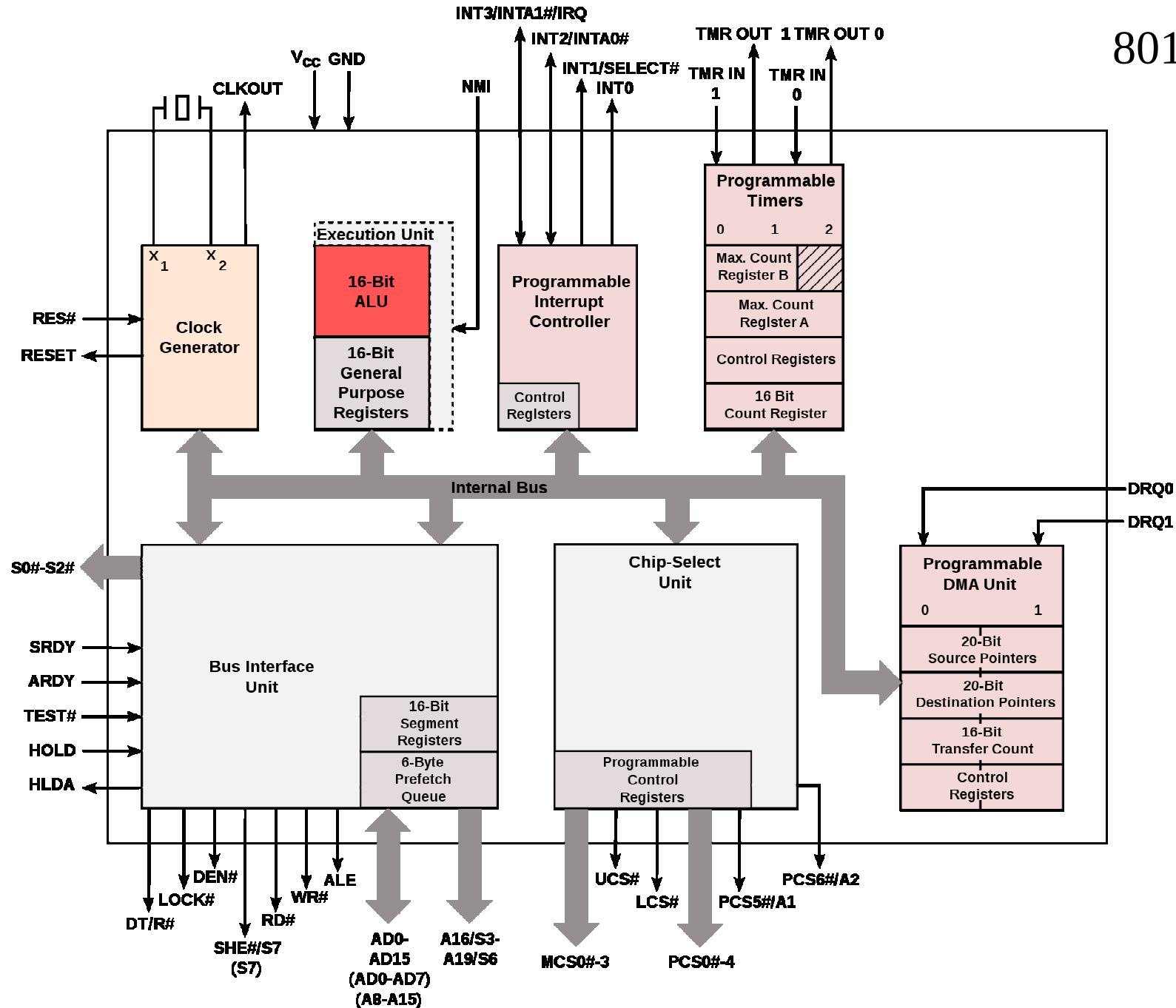
Nazwa	Rok	Technologia	Zegar	Cechy
8086	1978	3000nm	8MHz	układ 16-bitowy; pracował jedynie tryb rzeczywisty; współpracował z koprocesorem 8087; miał 16-bitową szynę danych (ośmiobitową wersji „SX”, czyli 8088); nie miał MMU; składał się z dwóch jednostek – współpracy z pamięcią, czyli kolejki oraz wykonawczą
80186	1982	3000nm	12MHz	poprawiona wersja 8086, o podobnych cechach jak poprzednik; posiadał nieco większą wydajność, kilkanaście nowych rozkazów i szybszy zegar
80286	1982	1500nm	12,5MHz	druga generacja układów; procesor wciąż 16-bitowy, o zwiększonej do 24-bitów szynie adresowej; istotnie usprawniona wydajność; nowe rozkazy, nowy tryb pracy – chroniony (wspierający wielozadaniowość)



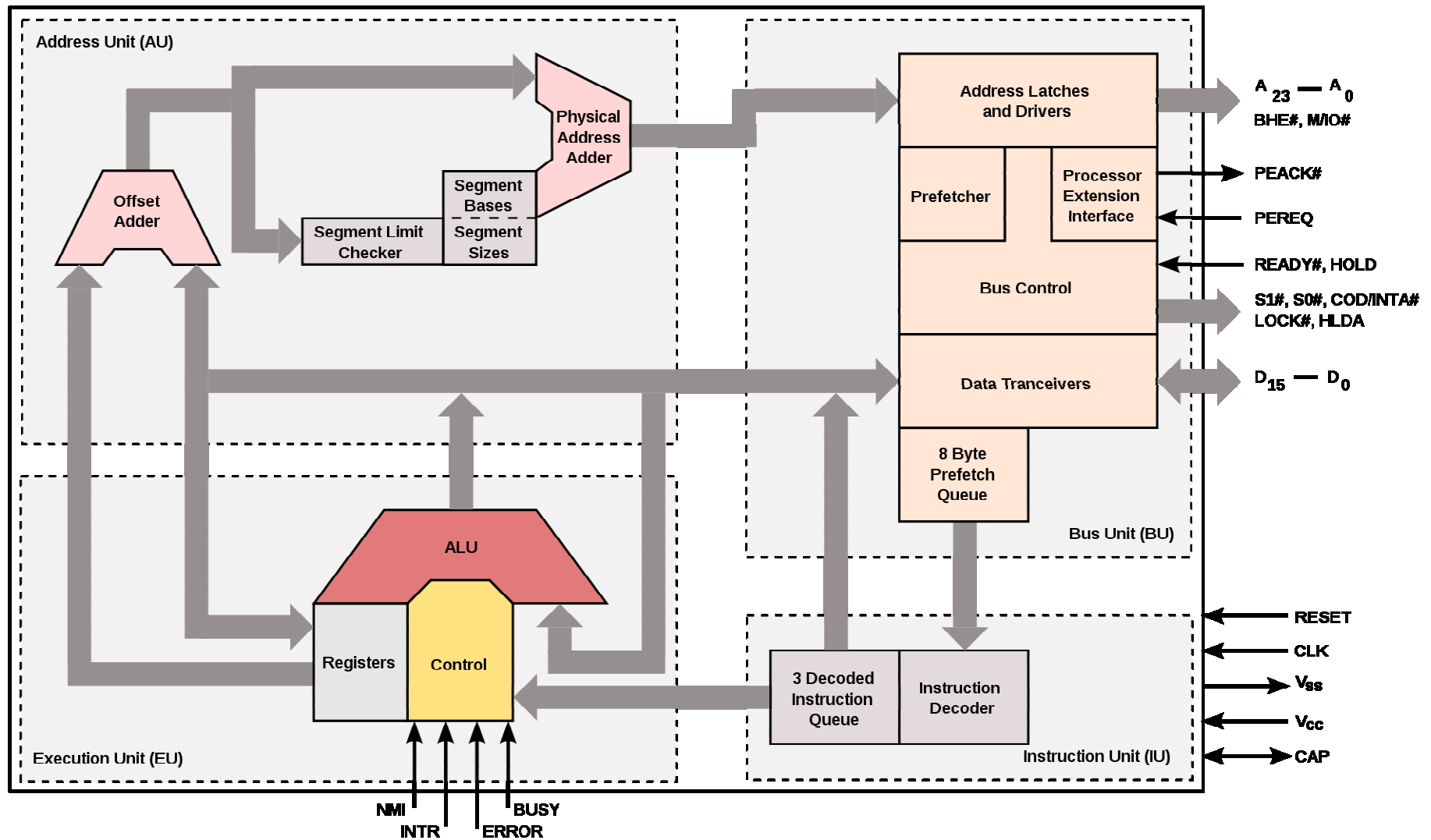
8086

Intel 80186 / 80188 architecture

80186



Intel 80286 architecture



80286

Nazwa	Rok	Technologia	Zegar	Cechy
80386	1985	1000nm	20MHz	trzecia generacja układów i równocześnie największa rewolucja w zakresie architektury x86, procesor 32-bitowy, o poszerzonych rejestrach wewnętrznych, szynie danych i adresowej (do 32 bitów); istotnie usprawniona wydajność; wiele nowych rozkazów; wbudowany MMU; zmieniony tryb chroniony; wprowadzony tryb wirtualny; pozwalający obsłużyć do 4 GB pamięci RAM
80486	1989	600nm	25MHz	dodano kilka nowych instrukcji; zwiększono wydajność jednostki stałoprzecinkowej oraz wbudowano i przeprojektowano koprocesor (FPU); dodatkowo wbudowano kontroler i pamięć cache poziomu L1,



Tryb wirtualny (zwany także V86 lub Virtual 8086) — specjalny tryb pracy procesorów o architekturze IA-32, dostępny w trybie chronionym, który umożliwia uruchamianie programów przeznaczonych dla trybu rzeczywistego. W trybie wirtualnym symulowane jest działanie analogiczne dla procesora Intel 8086 (faktycznie można uruchamiać kod także dla 8088, 80186 i 80188), tzn. otrzymuje dostęp do 1 MB pamięci i rejestrów procesora i może wykonywać te rozkazy, które mają sens w takim otoczeniu.

W odróżnieniu od "prawdziwego" trybu rzeczywistego, wszelki dostęp do portów procesora jest sankcjonowany przez system operacyjny pracujący w trybie chronionym. Podobnie przerwania są obsługiwane przez system operacyjny. To umożliwia bezkonfliktową pracę zwykłych zadań systemu i zadań V86. Możliwe jest ponadto jednoczesne uruchomienie wielu zadań V86.

Nazwa	Rok	Technologia	Zegar	Cechy
Pentium	1993	350nm	66MHz	powiększono cache L1, zmodernizowano FPU, dodano jednostkę przewidywania skoków, dodano kilka nowych instrukcji, zwiększono zewnętrzną magistralę danych do 64 bitów (procesor pozostał 32-bitowy) oraz szynę adresową do 36 bitów; procesor składa się z dwóch jednostek wykonawczych dość podobnych do 486 i jeżeli 2 kolejne rozkazy nie kolidują ze sobą, to są wykonywane jednocześnie



Nazwa	Rok	Technologia	Zegar	Cechy
Pentium Pro	1995	350nm	200MHz	nowa generacja architektury, nieformalnie oznaczana jako i686; procesor ten był dedykowany pierwotnie do serwerów i wydajnych stacji roboczych, w procesorze tym wprowadzono usprawnienia typu PAE czy VME, z dużą zmianą wewnętrznej struktury układu, pod względem mikroarchitektury układ ma wiele cech procesora RISC (choć zewnętrznie pozostaje zgodny z architekturą CISC); posiada 6 potoków;

Architektura Pentium Pro jest podstawą procesorów Pentium II i Pentium III, kompletnie zmieniona realizacja wewnętrzna – procesor wewnętrznie działa zupełnie inaczej niż wszystkie poprzednie, stanowiąc pod tym względem pierwszą największą zmianę od czasu 8086; L2 cache wbudowany w procesor jako osobny płatek krzemu zamknięty wraz z procesorem w jednej obudowie; 36 bitów szyny adresowej; 64 bity szyny danych



Nazwa	Rok	Technologia	Zegar	Cechy
Pentium MMX	1995	250nm	233MHz	nieco ulepszony Pentium, dodane rozkazy MMX
Pentium II	1997	180nm	266MHzx	połączenie Pentium Pro z Pentium MMX
Pentium III	1999	130nm	500MHz	wprowadzone rozkazy SSE
Pentium 4	2000	90nm	1500MHz	kompletnie przeprojektowany procesor maksymalizujący technikę potokowości, dzięki czemu możliwe stało się osiągnięcie bardzo dużych częstotliwości zegara
EM64T	2003	?	?	zmiana architektury x86 o znaczeniu prawie tak wielkim jak pojawienie się 80386; poszerzenie rejestrów do 64 bitów, nowe rejestry, nowe rozkazy, poszerzenie przestrzeni adresowej, nowe tryby pracy

MMX (MultiMedia eXtensions lub Matrix Math eXtensions) to zestaw 57 instrukcji SIMD dla procesorów Pentium i zgodnych. Rozkazy MMX mogą realizować działania logiczne i arytmetyczne na liczbach całkowitych. Pierwotnie wprowadzone w 1996 przez Intela dla procesorów Pentium MMX, aktualnie dostępne również na procesory innych producentów – wraz z rozwojem procesorów i dodawaniem nowych rozszerzeń (np. SSE) zbiór rozkazów MMX powiększał się. Instrukcje te są wykorzystywane przez procesory od Intel Pentium MMX i AMD K6 wzwyż.

Programy wykorzystujące rozkazy MMX były o wiele szybsze od analogicznych programów wykorzystujących zwykłe rozkazy procesora. Jednak należy mieć na uwadze, iż MMX jest przeznaczony do szczególnych zastosowań, gdzie przetwarzane są duże ilości danych przez jeden określony algorytm – a więc na ogół będzie to obróbka dźwięku i obrazu. Obecnie w zwykłych programach komputerowych zastosowanie MMX jest praktycznie żadne, zostały zastąpione kolejnymi generacjami rozkazów wektorowych SSE, SSE2 itd.

SSE (ang. Streaming SIMD Extensions) jest nazwą zestawu instrukcji wprowadzonego w 1999 roku po raz pierwszy w procesorach Pentium III firmy Intel. SSE daje przede wszystkim możliwość wykonywania działań zmiennoprzecinkowych na 4-elementowych wektorach liczb pojedynczej precyzji (48 rozkazów). Ponadto wprowadzono jedenaście nowych rozkazów stałoprzecinkowych w zestawie MMX, a także dano możliwość wskazywania, które dane powinny znaleźć się w pamięci podręcznej.

SSE to również zmiany w architekturze procesora: dodano 8 rejestrów XMM o rozmiarze 128 bitów oraz 32-bitowy rejestr kontrolny MXCSR; w 64-bitowych wersjach procesorów (AMD64, EM64T) dostępne jest jeszcze 8 dodatkowych rejestrów XMM. Rejestry 128-bitowe, na zawartości których wykonywana jest większość rozkazów SSE (nazywane w assemblerze xmm0, xmm1, ..., xmm15), stanowią zupełnie odrębne komórki pamięci – w odróżnieniu od rejestrów MMX nie zostały zamapowane na inne rejestry.

Nazwa	Rok	Technologia	Zegar	Cechy
Pentium D	2004	65nm	3200MHz	dwurdzeniowy procesor całkowicie oparty na Pentium 4 po którym odziedziczył wiele wad.
Intel Core Duo	2006	65nm	3000MHz	układ dwurdzeniowy
Intel Core 2Duo	2006	45nm	36400MHz	wydajniejsze układy dwurdzeniowe od Core Duo
Intel Core 2Quad	2007	45nm	3000MHz	układy czterordzeniowe (2 układy C2D w jednej obudowie)
Intel Core i7	2008	32nm	3200MHz	Bardzo wydajne układy czterordzeniowe oraz sześciordzeniowe. Dzięki technologii Hyper-Threading mają podwojoną ilość wątków. Posiada również technologie Turbo boost oraz zintegrowany kontroler pamięci[

Hyper-threading służy zwiększeniu wydajności obliczeń prowadzonych równolegle (czyli wykonywaniu wielu zadań jednocześnie) przez mikroprocesory. Dla każdego fizycznego rdzenia procesora system operacyjny przypisuje dwa procesory wirtualne (ang. virtual processors), a następnie dzieli obciążenie obliczeniami między nimi, jeżeli jest to możliwe. Hyper-threading wymaga nie tylko wsparcia ze strony systemu operacyjnego, ale również oprogramowania zoptymalizowanego specjalnie dla obsługi tej technologii. Intel zaleca wyłączenie jej, jeżeli używany jest system operacyjny bez takiej optymalizacji

Wątek (ang. thread) – część programu wykonywana współbieżnie w obrębie jednego procesu; w jednym procesie może istnieć wiele wątków. Różnica między zwykłym procesem a wątkiem polega na współdzieleniu przez wszystkie wątki działające w danym procesie przestrzeni adresowej oraz wszystkich innych struktur systemowych (np. listy otwartych plików, gniazd itp.) – z kolei procesy posiadają niezależne zasoby.

Intel Turbo Boost - technologia firmy Intel, która automatycznie zwiększa taktowanie procesora, gdy komputerowi potrzebna jest wyższa prędkość obliczeniowa. Została ona zastosowana w serii Intel Core w modelach i5 oraz i7. Technologia ta powoduje wzrost taktowania (chwilowo) od 300 do 900 MHz, przy czym zauważalna jest prawidłowość, że im bardziej energooszczędny procesor, tym wyższa jest to wartość.

