

KLUCZ TRANZYSTOROWY

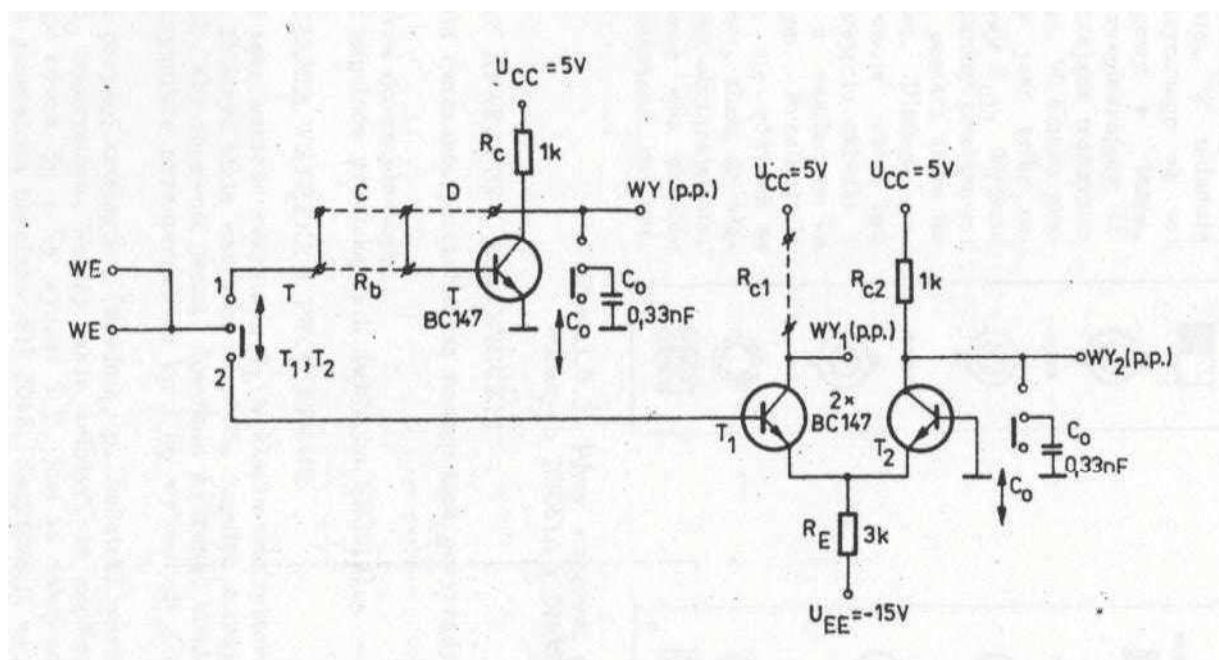
1. WSTĘP

Tematem ćwiczenia jest badanie elementarnych układów przełączających (klucze). Przeprowadza się pomiary i obserwacje przebiegów czasowych w układach podstawowych: tranzystorowym kluczu nasyconym, kluczach NMOS, PMOS.

Celem ćwiczenia jest ugruntowanie wiadomości dotyczących procesów przełączania elementów półprzewodnikowych i doświadczalne zilustrowanie działania elementarnych układów przełącznikowych wchodzących w skład urządzeń techniki impulsowej i cyfrowej.

2. OPIS TECHNICZNY BADANYCH UKŁADÓW

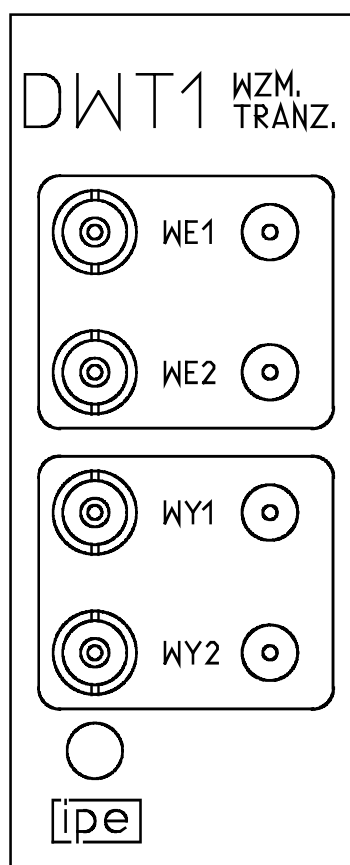
2.1. Dydaktyczna wkładka przełączników tranzystorowych (wkładka DN081B)



Rys.1. Układy przełączników tranzystorowych

Na płytce drukowanej wkładki DN081B zamontowane są dwa klucze tranzystorowe – nasycony z tranzystorem T oraz prądowy (różnicowy) z tranzystorami T1 i T2 (rys.1). Przełącznik T-T1,T2 znajdujący się na płycie czołowej, umożliwia łączenie każdego z badanych układów z gniazdem wyjściowych (podwójnym ze względu na jednoczesne dołączenie generatora impulsów i oscyloskopu). W obu układach znajdują się zaciski montażowe, umożliwiające włączanie elementów. W układzie przełącznika nasyconego są to rezystor szeregowy w bazie, kondensator przyspieszający i dioda zabezpieczająca przed nasycaniem. W kluczu prądowym dobierany jest tylko rezystor kolektorowy RC1. Wyjścia obu układów (punkty pomiarowe) wykonane są w postaci nitów na płytce drukowanej. Dlatego pomiary i obserwacje muszą być prowadzone po wyjęciu wkładki i połączeniu jej z zasilaczem kablem zasilającym. Przełączniki Co znajdujące się na płytce drukowanej służą do włączania pojemności obciążających.

2.2. Opis wkładki DWT1



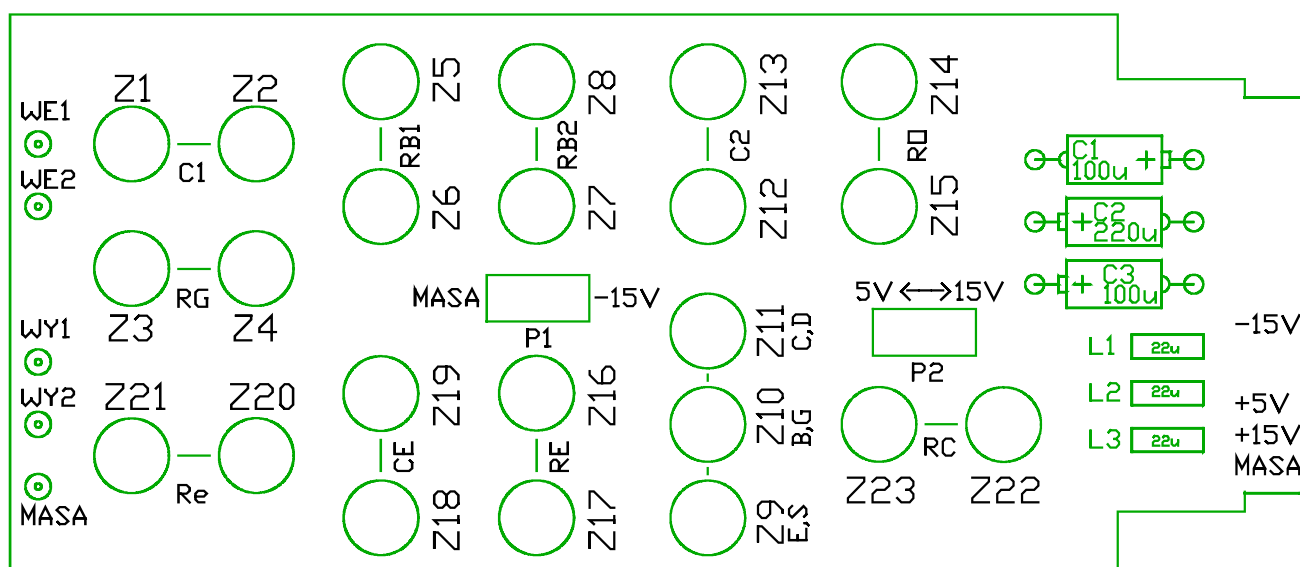
Rys.2. Płyta czołowa wkładki DWT 1

Jest to wkładka uniwersalna, używana w kilku ćwiczeniach wykonywanych w laboratorium. Wygląd jej płyty czołowej pokazano na rys.2, natomiast na rys. 3 i 4 pokazano wygląd płytki drukowanej oraz schemat ideowy układu elektrycznego, który stanowi wkładka.

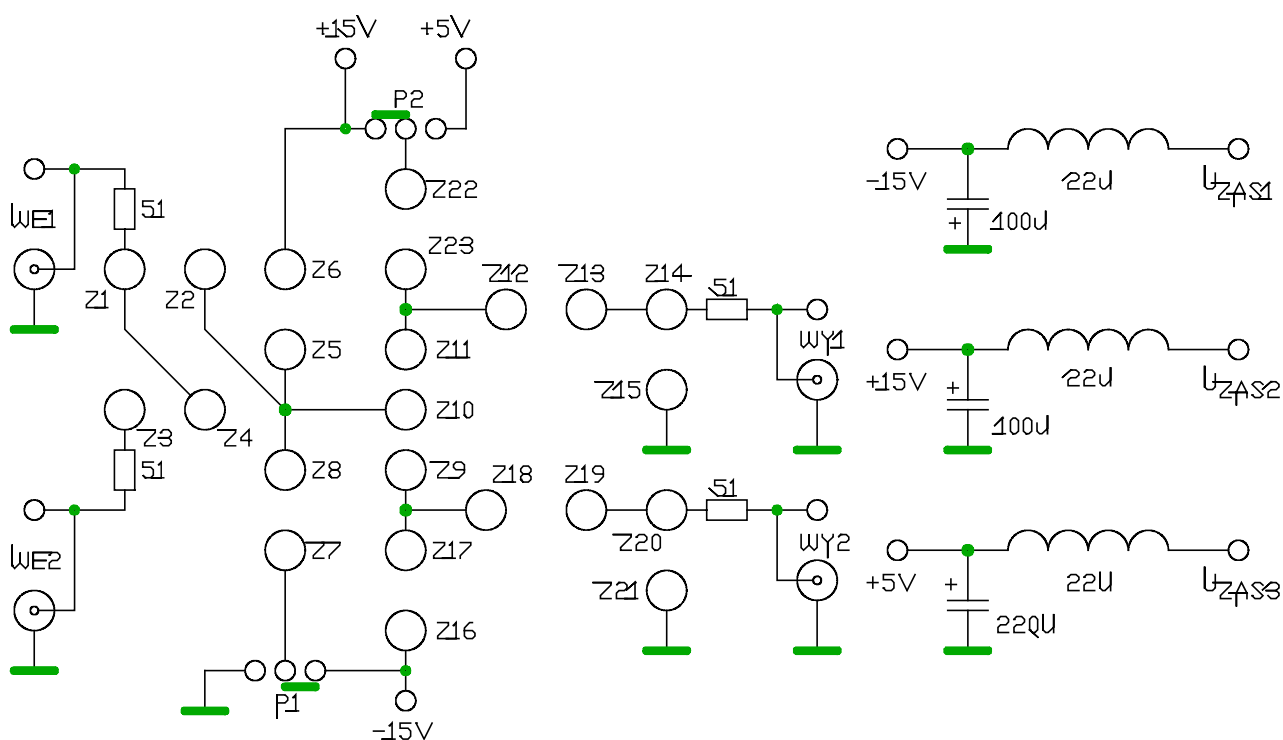
Ze schematu wkładki wynika, że jest to zbiór 23 zacisków połączonych tak, aby możliwe było zmontowanie prostego wzmacniacza z pojedynczym tranzystorem bipolarnym lub polowym. Możliwa jest realizacja wzmacniacza rezystorowego z tranzystorem bipolarnym typu NPN lub PNP w układzie ze wspólnym emiterem lub wspólnym kolektorem oraz wzmacniacza rezystorowego ze złączowym tranzystorem polowym z kanałem N w układzie ze wspólnym źródłem lub wspólnym drenem. Można również realizować, rzadko spotykane w praktyce, wzmacniacze w układach ze wspólną bazą lub wspólną bramką, lecz wtedy należy zignorować opis wejść i wyjść znajdujący się na płycie czołowej wkładki.

Element aktywny, czyli tranzystor bipolarny lub polowy (lub bardziej skomplikowany trójnik złożony z tranzystora i rezystorów) należy montować między zaciskami Z9, Z10 i Z11. Pozostałe zaciski należy wykorzystać stosownie do postaci schematu realizowanego układu wzmacniacza. Opis elementowy umieszczony na płytce drukowanej odnosi się do napięciowego wzmacniacza rezystorowego z tranzystorem bipolarnym NPN, z lokalnym ujemnym sprzężeniem zwrotnym i nie należy się nim sugerować przy realizowaniu innych układów wzmacniających.

Na płytce drukowanej wkładki są dwa przełączniki suwakowe P_1 i P_2 . Za pomocą przełącznika P_1 wybiera się wartość napięcia doprowadzanego do zacisku Z7; można wybrać 0 V lub -15 V. Natomiast za pomocą przełącznika P_2 ustala się wartość napięcia doprowadzanego do zacisku Z22. Można ustalić wartość +5 V lub +15 V.



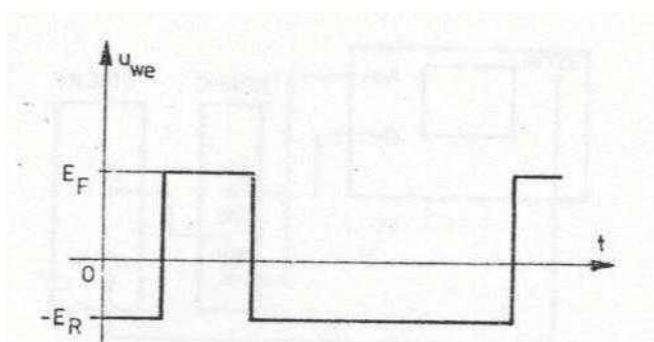
Rys.3. Wygląd płytki drukowanej wkładki DWT 1



Rys.4. Schemat ideowy wkładki DWT 1

2.3. Generator impulsów prostokątnych (wkładka SN3012)

Generator impulsów SN3012 wytwarza napięcie w postaci fali prostokątnej o współczynniku wypełnienia około 0,2 i dwóch częstotliwościach powtarzania, różniących się stukrotnie. Amplituda impulsów wyjściowych oraz ich poziom odniesienia może być płynnie regulowany. Generator ten posiada także wyjście o parametrach standardowych TTL. Regulacja amplitudy i przesuwu składowej stałej za pomocą odpowiednich pokręteł pozwala na uzyskanie na wyjściu oznaczonym 5V przebiegu o dowolnych poziomach dolnym i górnym. Pozostałe dwa gniazda to wyjście impulsów TTL oraz impulsów wyzwajających (dodatnich) wyprzedzających impulsy wyjściowe o 60-100ns w celu skompensowania opóźnienia własnego toru wyzwajania oscyloskopu.



Rys. 5. Idealizowany kształt impulsu generatora SN3012

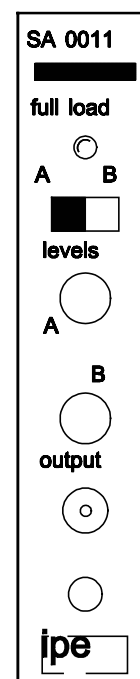
2.4. Regulowane źródło napięcia stałego (wkładka SA0011)

Wkładka SA0011 jest regulowanym źródłem napięcia stałego. Służy ona do zasilania układów badanych wymagających regulacji napięcia zasilającego. Wartość napięcia wyjściowego źródła SA0011 można regulować każdym z dwóch pokręteł potencjometrów umieszczonych na płycie czołowej (rys.6) i oznaczonych jako „A” oraz „B”. Wyboru potencjometru, którym regulowane jest napięcie wyjściowe, dokonuje się przełącznikiem suwakowym oznaczonym „A B”, umieszczonym nad potencjometrami. W lewych skrajnych położeniach gałek nastawia się minimalną, a w prawych maksymalną wartość napięcia wyjściowego. Po nastawieniu potencjometrami „A” i „B” dwóch różnych wartości napięcia wyjściowego otrzymuje się, za pomocą przełącznika „A B”, możliwość szybkiego przełączania napięcia wyjściowego pomiędzy dwoma ustawionymi wartościami.

Przeciążenie prądowe źródła SA0011 jest sygnalizowane świeceniem diody umieszczonej w górnej części płyty czołowej. Dioda świeci, gdy wartość prądu pobieranego ze źródła przekracza 55 mA. Źródło jest odporne na dowolnie długo trwające przeciążenie.

Dane techniczne wkładki SA0011:

Zakres regulacji napięcia wyjściowego	0÷12 V
Rezystancja wyjściowa	≤ 150 mΩ
Maksymalny prąd wyjściowy	60 mA



Rys.6. Płyta czołowa wkładki SA0011

3. WYKAZ MODUŁÓW DYDAKTYCZNYCH ORAZ APARATURY POMOCNICZEJ

Bazę ćwiczenia stanowią moduły dydaktyczne:

moduł kluczy tranzystorowych	DN081B
moduł wzmacniacza tranzystorowego	DWT1

Do wykonania ćwiczenia potrzebne są następujące przyrządy pomocnicze:

regulowane źródło napięcia stałego -10÷+10V	SA1311
generator impulsów prostokątnych	SN3012 (SN3012=SGP1)
generator funkcyjny	9205
oscylloskop dwukanałowy	
sonda bierna do oscylloskopu z uziemieniem	
woltomierz	

Za wkładkę SA1311 można zastosować zamiennie (nie wszystkie punkty ćwiczenia mogą być możliwe do wykonania):

regulowane źródło napięcia stałego 0÷+10V	SA1321
regulowane źródło napięcia stałego 0÷+12V	SA0011
przełącznik czterokanałowy DC/DC	SA4022 (SP2)

4. ZAGADNIENIA WSTĘPNE I PROJEKTOWE

4.1. Narysować w konspekcie idealizowane przebiegi czasowe prądów i napięć przy przełączaniu tranzystora bipolarnego.

4.2. Opracować i narysować w protokole schemat połączeń układu pomiarowego do eksperymentów z kluczem bipolarnym przeprowadzanych w ćwiczeniu (patrz p. 5.1).

Tabela 1.

GRUPA	A	B	C	D
E_F [V]	5	5	3	3
E_R [V]	0	0	2	2
R_b [k Ω]	15	33	18	68
C [pF]	270	220	220	270

E_F , E_R – patrz rys. 5, R_b - rezystancja szeregowo bazy, C- pojemność przyspieszająca.

4.3. Wyjaśnić w konspekcie pojęcie napięcia progowego tranzystorów MOS.

4.4. Opracować i narysować w konspekcie schemat połączeń układu pomiarowego do eksperymentów z kluczem MOS przeprowadzanym w ćwiczeniu (patrz p. 5.2).

5. OBSERWACJE I POMIARY

5.1. Badanie klucza tranzystora bipolarnego (wkładka DN081B)

1. Po wmontowaniu rezystora R_b o wartości podanej w tabeli 1 i podaniu na wejście badanego układu (wkładka DN081B0) napięcia sterującego z generatora SN012 (przełącznik „high”) zaobserwować i narysować przebiegi na bazie i kolektorze tranzystora T. Do obserwacji należy użyć sondy biernej, zaś wkładkę DN081B należy wyjąć z zestawu i połączyć kablem zewnętrznym z zasilaczem znajdującym się w obudowie dolnej. Wyznaczyć czasy t_d , t_n , t_s , t_o w badanym kluczu.

2. Zaobserwować przebiegi jak w p. 5.1.1 z obciążeniem pojemnościowym C_0 .

3. Zaobserwować i naszkicować zależność czasów t_d , t_n , t_s , t_o od napięć E_F oraz E_R (najpierw zmieniamy E_F przy stałym E_R , a następnie E_R przy stałym E_F).

4. Napięcia E_F i E_R ustawiamy tak, jak na początku pomiarów. Dołączamy pojemność podaną w tabeli 1. Zaobserwować przebiegi napięć na bazie i kolektorze tranzystora. Dołączyć pojemność o ok. 100razy większą i powtórzyć obserwacje. O ile wzrosła prędkość działania klucza po dołączeniu pojemności?

5.2. Badanie klucza NMOS, PMOS (wkładka DWT1)

1. Wmontować tranzystor MOSi zworki do wkładki DWT1. Na bramkę tranzystora podać napięcie 0V z wkładki SA1311. Sygnał sinusoidalny o częstotliwości 1kHz z generatora 9205 o amplitudzie 5V i składowej stałej równej 0V należy podać na dren tranzystora. Sygnał wejściowy i wyjściowy (źródło tranzystora) należy obserwować na oscyloskopie. Przerysować oscylogramy wejściowy i wyjściowy do sprawozdania. Wyznaczyć napięcie progowe badanego tranzystora.

2. Zaobserwować zależność sygnału wyjściowego od napięcia bramki badanego tranzystora. W tym celu należy zwiększać lub zmniejszać napięcie w zależności od zastosowanego tranzystora (NMOS, PMOS). Wyznaczyć wartość napięcia na bramce tranzystora przy której cały sygnał wejściowy jest przekazywany na wyjście klucza.

3. Ustalić ponownie napięcie na bramce badanego tranzystora na 0V. Zmieniając składową stałą sygnału z generatora zaobserwować zmiany przebiegu wyjściowego. Wnioski należy zawrzeć w sprawozdaniu.

6. LITERATURA

S. Kuta, G. Krajewski, J. Jasielski – „Układy elektroniczne cz.II”, AGH, Kraków 2000

J. Baranowski, G. Czajkowski – „Układy elektroniczne cz.II”, WNT, Warszawa 1993

W. Nowakowski, A. Obłój – „Laboratorium układów elektronicznych”, WPW, Warszawa 1984

A. Filipkowski – „Układy elektroniczne analogowe i cyfrowe”, WNT, Warszawa 1993

KLUCZ TRANZYSTOROWY - ćwiczenie symulacyjne

1. WSTĘP

Niniejsze ćwiczenie ma na celu zapoznać nas z podstawowymi układami i parametrami kluczy elektronicznych, zrealizowanych w oparciu o tranzystor bipolarny NPN oraz unipolarny N-MOS z kanałem wzbogacanym. W pierwszej kolejności poznajemy podstawowe charakterystyki napięciowo-prądowe obydwu tranzystorów, pozwalające wyjaśnić, dlaczego w/w elementy mogą spełniać funkcję klucza (zwarcie-rozwarcie). Następnym krokiem jest zaznajomienie się z wybranymi układami kluczy oraz pomiar ich podstawowych parametrów. Na zakończenie podany jest przykład zastosowania klucza bipolarnego do sterowania przekaźnikiem, który jest elementem indukcyjnym o niezerowej rezystancji. Wszystkie symulacje są zaprojektowane dla programu MULTISIM2001. Wyniki symulacji można będzie zapamiętywać na dyskiecie.

Używane oznaczenia:

I_B - prąd bazy

I_C - prąd kolektora

I_D - prąd drenu

U_{CE} - napięcie kolektor-emiter

U_{DS} - napięcie dren-źródło

U_{GS} - napięcie

$U_{GS(th)}$ - napięcie progowe bramka-źródło

$R_{DS(on)}$ - rezystancja kanału włączonego tranzystora MOS

t_{on} - czas włączania tranzystora

t_{off} - czas wyłączenia tranzystora

2. KLUCZ BIPOLARNY NPN

2.1. Charakterystyka wyjściowa $I_C=f(U_{CE})|_{I_B=const}$

Na początek wyznaczmy charakterystykę wyjściową $I_C=f(U_{CE})|_{I_B=const}$, tranzystora pracującego w konfiguracji WE (wspólny emiter). W tym celu otwieramy zbiór symulacyjny o nazwie Klucz_NPN_1. Po uruchomieniu symulacji, na oscyloskopie XSC1 jest generowana interesująca nas rodzina charakterystyk, dla ośmiu różnych wartości prądów bazy I_B (zakres od 0mA do 17.5mA z krokiem 2.5mA). Napięcie U_{CE} zmienia się w zakresie od 0V do 20V. Na osi X są wartości napięcia U_{CE} w [V], a na osi Y są wartości prądu I_C w [mA]. W menu View otworzyć Show Grapher i odpowiednio dopasować osie X i Y. Następnie przerysować charakterystykę, zachowując jej kształt i najważniejsze punkty odniesienia. Dane można również zapamiętać na dyskiecie, otwierając File → Save As. Otrzymaną charakterystykę przerysować do sprawozdania, zaznaczając obszar, w którym tranzystor może pracować jako klucz.

2.2. Wpływ wartości elementów na jakość klucza

Otworzyć zbiór symulacyjny o nazwie Klucz_NPN_2. Uruchomić symulację. Na oscyloskopie obserwować wpływ wartości parametrów elementów: rezystora w kolektorze (R_1 lub R_2), rezystora w bazie (R_3 lub R_4) i kondensatora przyspieszającego (C_1 lub C_2) na czas włączania i wyłączania klucza. Ustawienie wyzwalania oscyloskopu w pozycji

"opadające zbocze" pozwala obserwować czas wyłączenia klucza, a pozycja "narastające zbocze" czas włączania klucza. Zmierzyć czas włączania t_{on} i wyłączenia t_{off} klucza dla wszystkich kombinacji elementów, a w sprawozdaniu spróbować wyjaśnić wpływ poszczególnych elementów na otrzymane wyniki. Klawisz A przełącza rezystory kolektorowe, klawisz B rezystory bazowe, a klawisz Spacja pojemności przyspieszające. Czas t_{on} jest liczony od narastającego zbocza sygnału przełączającego do punktu, w którym amplituda sygnału wyjściowego (napięcia na tranzystorze) osiąga 10% swojej maksymalnej wartości. Natomiast czas t_{off} jest liczony od opadającego zbocza sygnału przełączającego do punktu, w którym amplituda sygnału wyjściowego (napięcia na tranzystorze) osiąga 90% swojej maksymalnej wartości.

2.3. Zastosowanie klucza NPN do sterowania przekaźnikiem

Uruchomić symulację Klucz_NPN_3. Przekątnik jest symulowany indukcyjnością połączoną w szereg z rezystorem. Klawiszem Spacja dołączać i odłączać diodę D_1 . Na oscyloskopie obserwować przebieg napięcia U_{CE} tranzystora oraz napięcia przełączającego. Zaobserwować pojawienie się "szpilek" wysokiego napięcia na kolektorze tranzystora, w czasie, gdy dioda D_1 jest odłączona. W sprawozdaniu wyjaśnić rolę diody D_1 .

3. KLUCZ UNIPOLARNY N-MOS

3.1. Charakterystyka wyjściowa $I_D=f(U_{DS})|_{U_{GS}=const}$

Wyznamy charakterystykę wyjściową $I_D=f(U_{DS})|_{U_{GS}=const}$, tranzystora pracującego w konfiguracji WS (wspólne źródło). W tym celu otwieramy zbiór symulacyjny o nazwie Klucz_MOS_1. Po uruchomieniu symulacji, na oscyloskopie XSC1 jest generowana interesująca nas rodzina charakterystyk, dla szesnastu różnych wartości napięć bramka-źródło U_{GS} (zakres od 0V do 6V z krokiem 0.4V). Napięcie U_{DS} zmienia się w zakresie od 0V do 20V. Na osi X są wartości napięcia U_{DS} w [V], a na osi Y są wartości prądu I_D w [A]. W menu View otworzyć Show Grapher i odpowiednio dopasować osie X i Y. Następnie przerysować charakterystykę, zachowując jej kształt i najważniejsze punkty odniesienia. Dane można również zapamiętać na dyskietce, otwierając File → Save As. Otrzymaną charakterystykę przerysować do sprawozdania, zaznaczając obszar, w którym tranzystor może pracować jako klucz. Następnie wyznaczyć wartość rezystancji kanału $R_{DS(on)}$ dla $U_{GS}=6V$ i $I_D=12A$.

3.2. Charakterystyka przejściowa $I_D=f(U_{GS})|_{U_{DS}=const}$

Z kolei wyznaczymy charakterystykę przejściową $I_D=f(U_{GS})|_{U_{DS}=const}$, w celu określenia wartości napięcia progowego $U_{GS(th)}$. W tym celu otwieramy zbiór symulacyjny o nazwie Klucz_MOS_2. Po uruchomieniu symulacji, na oscyloskopie XSC1 jest generowana interesująca nas rodzina charakterystyk, dla szesnastu różnych wartości napięć dren-źródło U_{DS} (zakres od 0V do 7.5V z krokiem 0.5V). Napięcie U_{GS} zmienia się w zakresie od 0V do 6V. Na osi X są wartości napięcia U_{GS} w [V], a na osi Y są wartości prądu I_D w [A]. W menu View otworzyć Show Grapher i odpowiednio dopasować osie X i Y. Następnie przerysować charakterystykę, zachowując jej kształt i najważniejsze punkty odniesienia. Dane można również zapamiętać na dyskietce, otwierając File → Save As. Otrzymaną charakterystykę przerysować do sprawozdania, a następnie wyznaczyć wartość napięcia progowego $U_{GS(th)}$. Zwrócić uwagę na kształt charakterystyki dla małych wartości napięcia U_{DS} . Porównać z charakterystyką z pkt. 3.1. Spróbować wyjaśnić jej kształt.

3.3. Klucz N-MOS w konfiguracji WS wspólne źródło

Wczytać zbór Klucz_MOS_3. Na oscyloskopie obserwować wpływ wartości parametrów rezystora obciążenia R_2 lub R_3 na czas włączania t_{on} i wyłączania t_{off} klucza. Zmierzyć czas włączania i wyłączania klucza dla obu kombinacji elementów, a w sprawozdaniu spróbować wyjaśnić wpływ wartości rezystancji obciążenia na otrzymane wyniki. Klawisz Spacja przełącza rezystory drenowe.

3.4. Klucz N-MOS w konfiguracji WG wspólna bramka

Na koniec zbadamy zachowanie się klucza N-MOS działającego jak łącznik. Należy wczytać zbiór Klucz_NMOS_4 i uruchomić symulację. Na wejście klucza podajemy sygnał sinusoidalny V_1 bez składowej stałej lub V_2 ze składową stałą tak dobraną, aby napięcie wejściowe nie przyjmowało wartości ujemnych (patrz oscyloskop). Klawiszem Spacja przełączamy źródła wejściowe, klawiszami A (zwiększanie) i a (zmniejszanie) ustawiamy wartość napięcia na bramce tranzystora (od 0V do 15V), a klawiszem B (b) odłączamy bramkę o źródła polaryzacji. Należy zatrzymać symulację przed każdym przełączeniem klawisza B (b). Zaobserwować jak jest przenoszony sygnał z wejścia na wyjście w zależności od napięcia na bramce. W przypadku źródła V_1 zaobserwować włączanie się diody zabezpieczającej, znajdującej się wewnątrz tranzystora (przy spolaryzowanej bramce i bez polaryzacji). Na woltomierzu odczytać wartość napięcia bramki, przy którym nie występują zniekształcenia (obcięcie sygnału). Zwrócić uwagę, że napięcie na bramce (względem masy) nie jest równe napięciu U_{GS} . W sprawozdaniu zamieścić odpowiednie wnioski na temat przydatności powyższej konfiguracji jako klucza typu łącznik (zwróć uwagę na napięcie progowe $U_{GS(th)}$ i kształt charakterystyki przejściowej).

4. ZAKOŃCZENIE

Należy się zastanowić, jak wyglądałoby ćwiczenie w przypadku tranzystorów PNP i P-MOS. Jakich generalnych zmian powinno się dokonać w układach symulacyjnych, aby można było przeprowadzić pomiary wg niniejszej instrukcji.



IRF540

N-CHANNEL 100V - 0.055 Ω - 22A TO-220 LOW GATE CHARGE STripFET™ II POWER MOSFET

TYPE	V _{DSS}	R _{DS(on)}	I _D
IRF540	100 V	<0.077 Ω	22 A

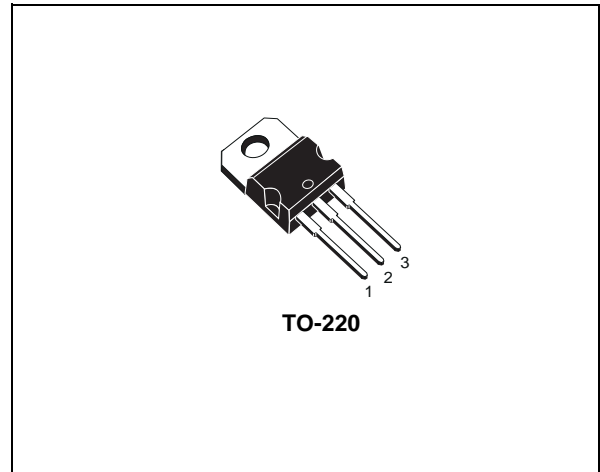
- TYPICAL R_{DS(on)} = 0.055 Ω
- EXCEPTIONAL dv/dt CAPABILITY
- 100% AVALANCHE TESTED
- LOW GATE CHARGE
- APPLICATION ORIENTED CHARACTERIZATION

DESCRIPTION

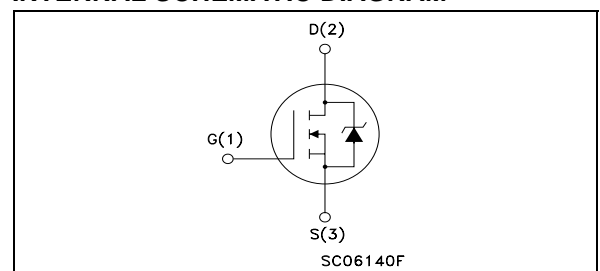
This MOSFET series realized with STMicroelectronics unique STripFET process has specifically been designed to minimize input capacitance and gate charge. It is therefore suitable as primary switch in advanced high-efficiency, high-frequency isolated DC-DC converters for Telecom and Computer applications. It is also intended for any applications with low gate drive requirements.

APPLICATIONS

- HIGH-EFFICIENCY DC-DC CONVERTERS
- UPS AND MOTOR CONTROL



INTERNAL SCHEMATIC DIAGRAM



Ordering Information

SALES TYPE	MARKING	PACKAGE	PACKAGING
IRF540	IRF540&	TO-220	TUBE

ABSOLUTE MAXIMUM RATINGS

Symbol	Parameter	Value	Unit
V _{DS}	Drain-source Voltage (V _{GS} = 0)	100	V
V _{DGR}	Drain-gate Voltage (R _{GS} = 20 k Ω)	100	V
V _{GS}	Gate- source Voltage	± 20	V
I _D	Drain Current (continuous) at T _C = 25°C	22	A
I _D	Drain Current (continuous) at T _C = 100°C	15	A
I _{DM} (•)	Drain Current (pulsed)	88	A
P _{tot}	Total Dissipation at T _C = 25°C	85	W
	Derating Factor	0.57	W/°C
dv/dt (1)	Peak Diode Recovery voltage slope	9	V/ns
E _{AS} (2)	Single Pulse Avalanche Energy	220	mJ
T _{stg}	Storage Temperature	-55 to 175	°C
T _j	Max. Operating Junction Temperature		

(•) Pulse width limited by safe operating area.

1) I_{SD} \leq 22A, di/dt \leq 300A/ μ s, V_{DD} \leq V_{(BR)DSS}, T_j \leq T_{JMAX}
 (2) Starting T_j = 25 °C, I_D = 12A, V_{DD} = 30V

THERMAL DATA

R _{thj-case}	Thermal Resistance Junction-case	Max	1.76	°C/W
R _{thj-amb}	Thermal Resistance Junction-ambient	Max	62.5	°C/W
T _I	Maximum Lead Temperature For Soldering Purpose	Typ	300	°C

ELECTRICAL CHARACTERISTICS (T_{case} = 25 °C unless otherwise specified)

OFF

Symbol	Parameter	Test Conditions	Min.	Typ.	Max.	Unit
V _{(BR)DSS}	Drain-source Breakdown Voltage	I _D = 250 μA, V _{GS} = 0	100			V
I _{DSS}	Zero Gate Voltage Drain Current (V _{GS} = 0)	V _{DS} = Max Rating V _{DS} = Max Rating T _C = 125°C			1 10	μA μA
I _{GSS}	Gate-body Leakage Current (V _{DS} = 0)	V _{GS} = ± 20V			±100	nA

ON (1)

Symbol	Parameter	Test Conditions	Min.	Typ.	Max.	Unit
V _{GS(th)}	Gate Threshold Voltage	V _{DS} = V _{GS} I _D = 250 μA	2	3	4	V
R _{DS(on)}	Static Drain-source On Resistance	V _{GS} = 10 V I _D = 11 A		0.055	0.077	Ω

DYNAMIC

Symbol	Parameter	Test Conditions	Min.	Typ.	Max.	Unit
g _{fs} (*)	Forward Transconductance	V _{DS} = 25 V I _D = 11 A		20		S
C _{iss}	Input Capacitance	V _{DS} = 25V, f = 1 MHz, V _{GS} = 0		870		pF
C _{oss}	Output Capacitance			125		pF
C _{rss}	Reverse Transfer Capacitance			52		pF

ELECTRICAL CHARACTERISTICS (continued)

SWITCHING ON

Symbol	Parameter	Test Conditions	Min.	Typ.	Max.	Unit
$t_{d(on)}$ t_r	Turn-on Delay Time Rise Time	$V_{DD} = 50\text{ V}$ $I_D = 12\text{ A}$ $R_G = 4.7\ \Omega$ $V_{GS} = 10\text{ V}$ (Resistive Load, Figure 3)		60 45		ns ns
Q_g Q_{gs} Q_{gd}	Total Gate Charge Gate-Source Charge Gate-Drain Charge	$V_{DD} = 80\text{ V}$ $I_D = 22\text{ A}$ $V_{GS} = 10\text{ V}$		30 6 10	41	nC nC nC

SWITCHING OFF

Symbol	Parameter	Test Conditions	Min.	Typ.	Max.	Unit
$t_{d(off)}$ t_f	Turn-off Delay Time Fall Time	$V_{DD} = 50\text{ V}$ $I_D = 12\text{ A}$ $R_G = 4.7\ \Omega$, $V_{GS} = 10\text{ V}$ (Resistive Load, Figure 3)		50 20		ns ns

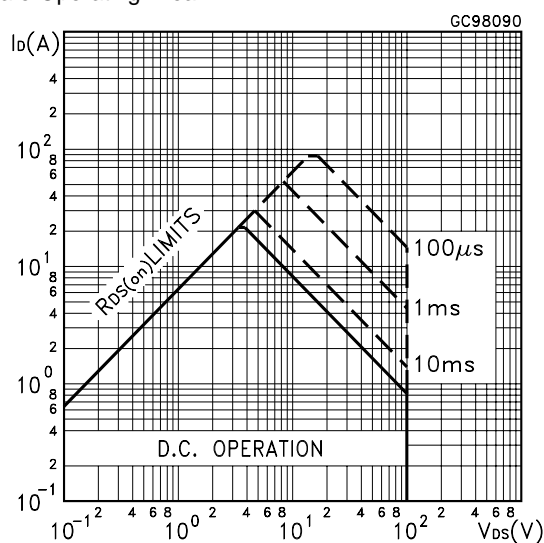
SOURCE DRAIN DIODE

Symbol	Parameter	Test Conditions	Min.	Typ.	Max.	Unit
I_{SD} $I_{SDM}(\bullet)$	Source-drain Current Source-drain Current (pulsed)				22 88	A A
$V_{SD}^(*)$	Forward On Voltage	$I_{SD} = 22\text{ A}$ $V_{GS} = 0$			1.3	V
t_{rr} Q_{rr} I_{RRM}	Reverse Recovery Time Reverse Recovery Charge Reverse Recovery Current	$I_{SD} = 22\text{ A}$ $di/dt = 100\text{ A}/\mu\text{s}$ $V_{DD} = 30\text{ V}$ $T_j = 150^\circ\text{C}$ (see test circuit, Figure 5)		100 375 7.5		ns nC A

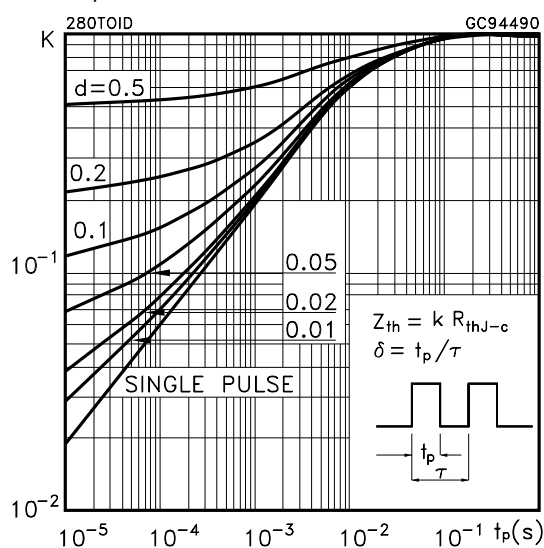
(*) Pulsed: Pulse duration = 300 μs , duty cycle 1.5 %.

(\bullet) Pulse width limited by safe operating area.

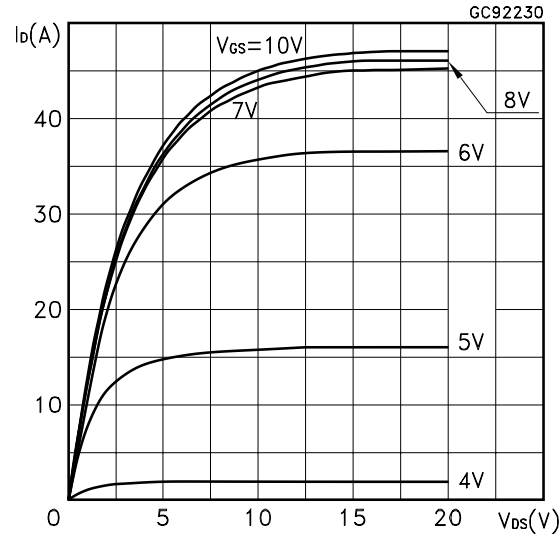
Safe Operating Area



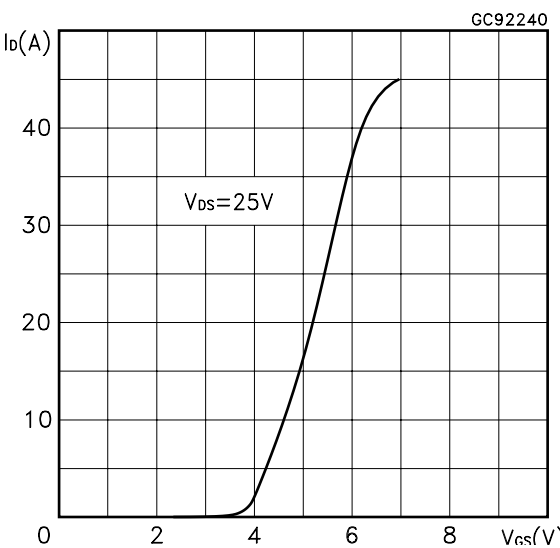
Thermal Impedance



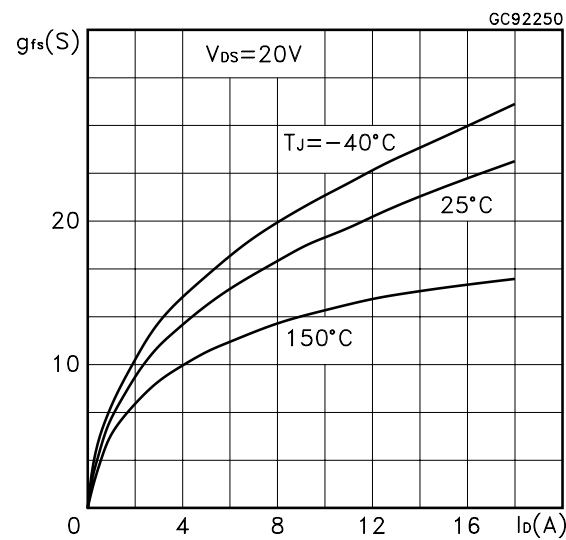
Output Characteristics



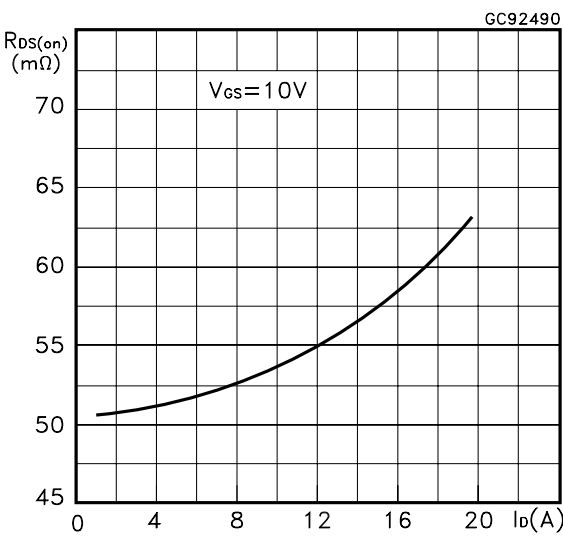
Transfer Characteristics



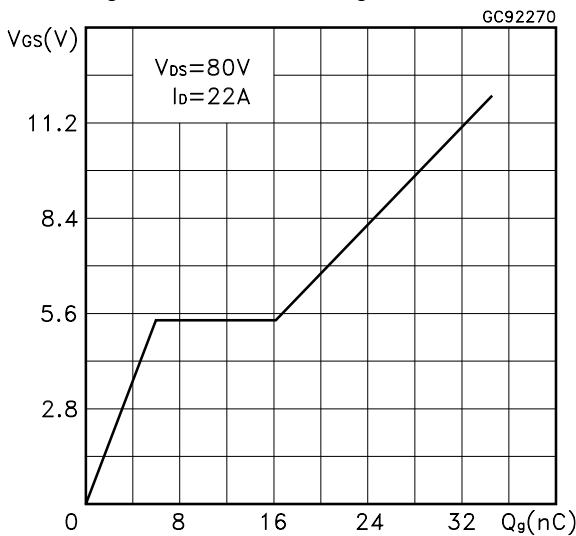
Transconductance



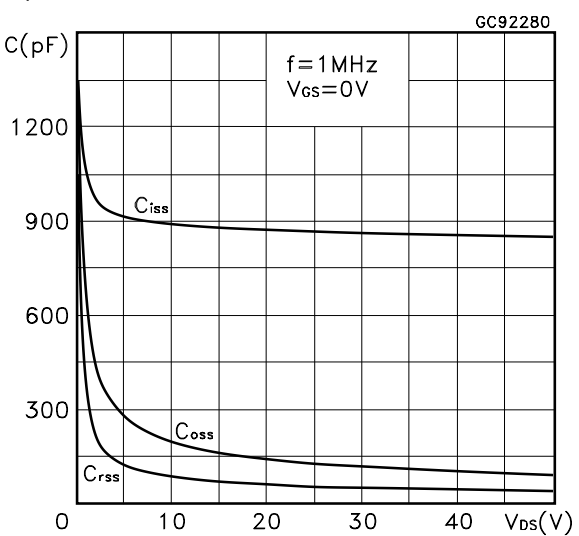
Static Drain-source On Resistance



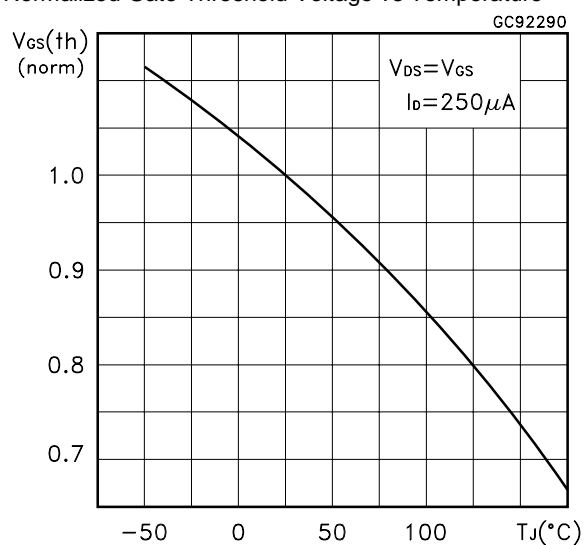
Gate Charge vs Gate-source Voltage



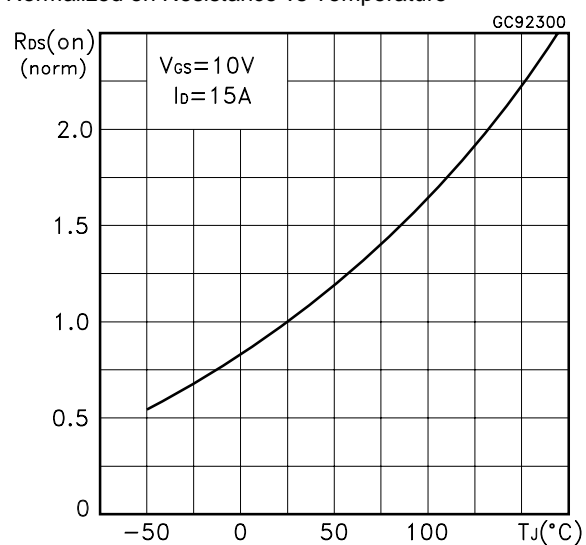
Capacitance Variations



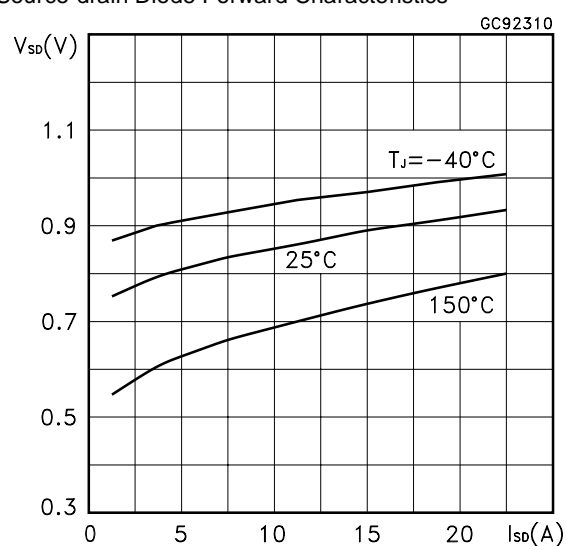
Normalized Gate Threshold Voltage vs Temperature



Normalized on Resistance vs Temperature



Source-drain Diode Forward Characteristics



Normalized Breakdown Voltage vs Temperature

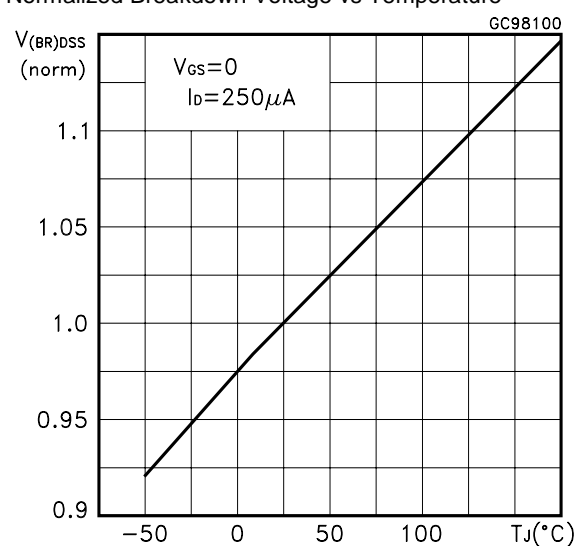


Fig. 1: Unclamped Inductive Load Test Circuit

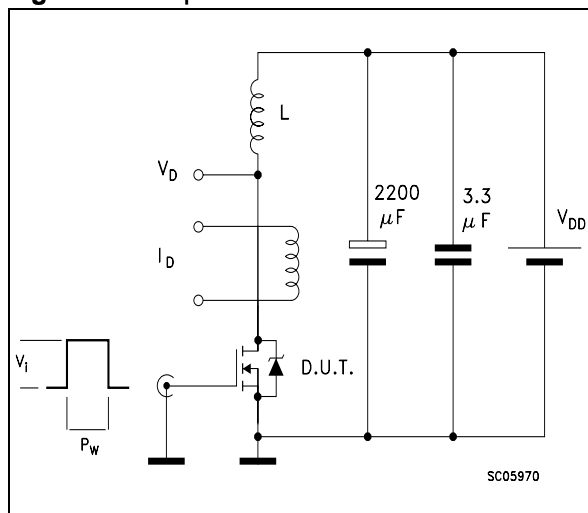


Fig. 2: Unclamped Inductive Waveform

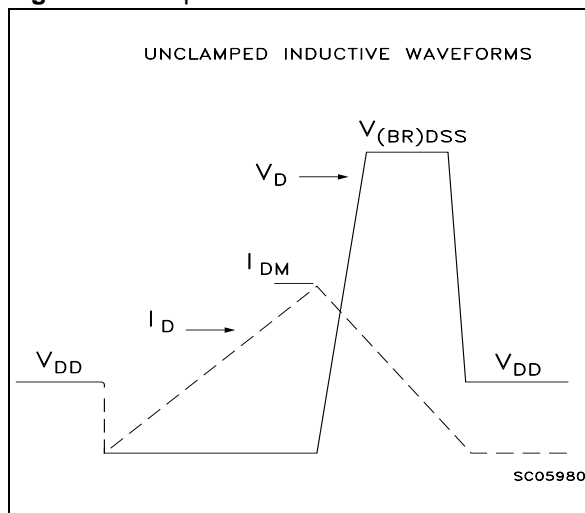


Fig. 3: Switching Times Test Circuits For Resistive Load

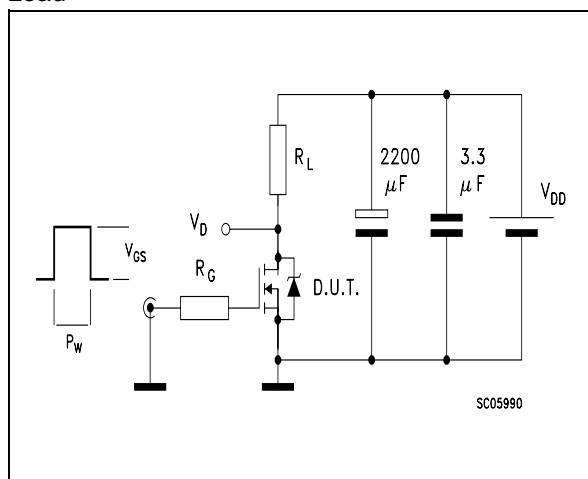


Fig. 4: Gate Charge test Circuit

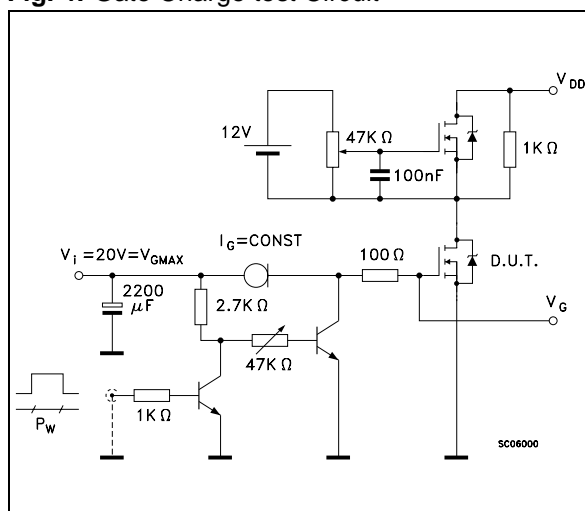
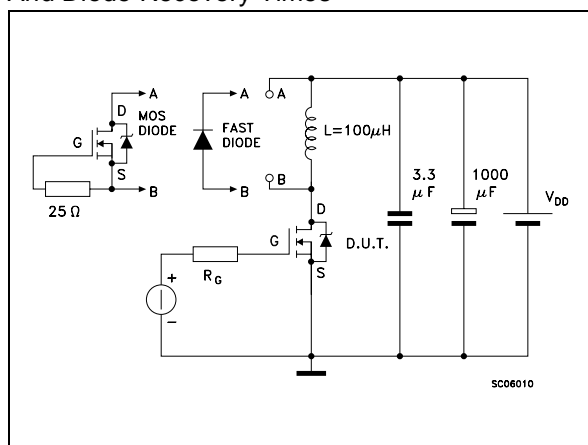
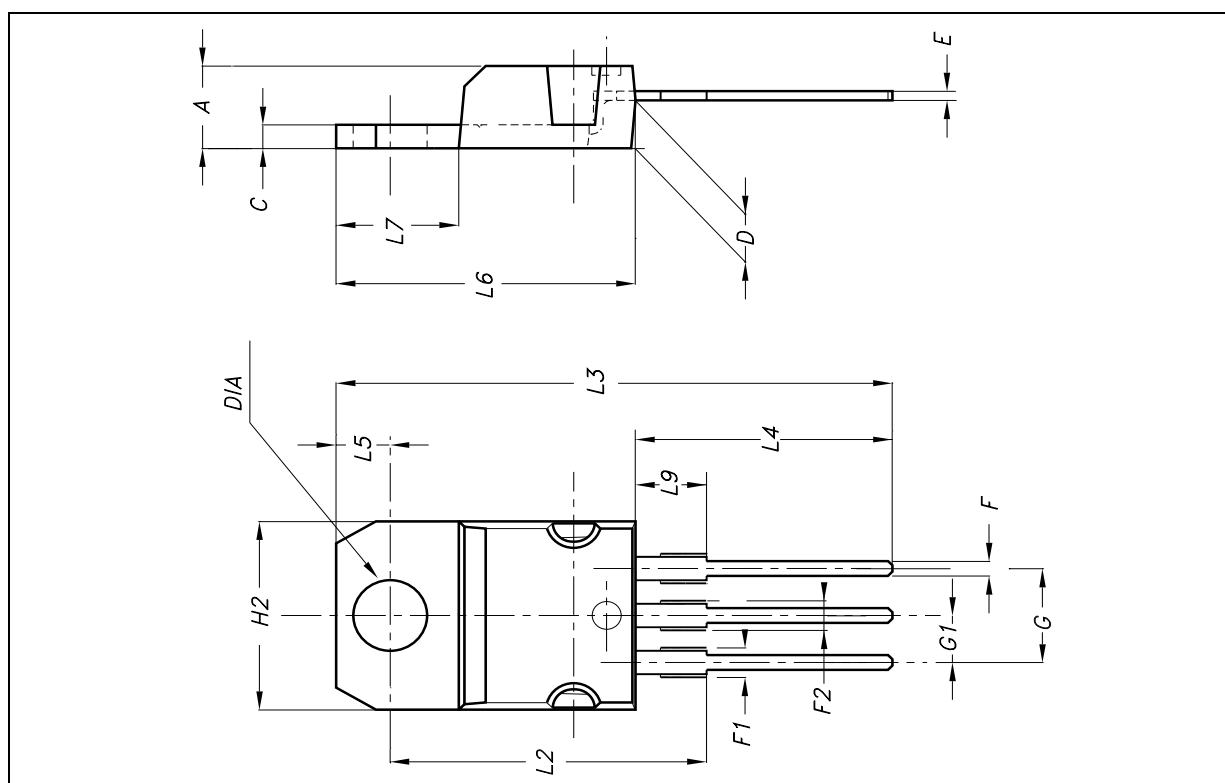


Fig. 5: Test Circuit For Inductive Load Switching And Diode Recovery Times



TO-220 MECHANICAL DATA

DIM.	mm.			inch.		
	MIN.	TYP.	MAX.	MIN.	TYP.	TYP.
A	4.4		4.6	0.173		0.181
C	1.23		1.32	0.048		0.051
D	2.40		2.72	0.094		0.107
E	0.49		0.70	0.019		0.027
F	0.61		0.88	0.024		0.034
F1	1.14		1.70	0.044		0.067
F2	1.14		1.70	0.044		0.067
G	4.95		5.15	0.194		0.203
G1	2.40		2.70	0.094		0.106
H2	10		10.40	0.393		0.409
L2		16.40			0.645	
L3		28.90			1.137	
L4	13		14	0.511		0.551
L5	2.65		2.95	0.104		0.116
L6	15.25		15.75	0.600		0.620
L7	6.20		6.60	0.244		0.260
L9	3.50		3.93	0.137		0.154
DIA	3.75		3.85	0.147		0.151



Information furnished is believed to be accurate and reliable. However, STMicroelectronics assumes no responsibility for the consequences of use of such information nor for any infringement of patents or other rights of third parties which may result from its use. No license is granted by implication or otherwise under any patent or patent rights of STMicroelectronics. Specifications mentioned in this publication are subject to change without notice. This publication supersedes and replaces all information previously supplied. STMicroelectronics products are not authorized for use as critical components in life support devices or systems without express written approval of STMicroelectronics.

The ST logo is registered trademark of STMicroelectronics
® 2003 STMicroelectronics - All Rights Reserved

All other names are the property of their respective owners.

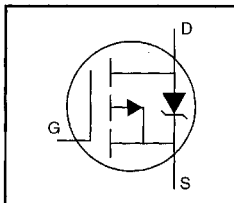
STMicroelectronics GROUP OF COMPANIES

Australia - Brazil - Canada - China - Finland - France - Germany - Hong Kong - India - Israel - Italy - Japan - Malaysia - Malta - Morocco -
Singapore - Spain - Sweden - Switzerland - United Kingdom - United States.

<http://www.st.com>

HEXFET® Power MOSFET

- Dynamic dv/dt Rating
- Repetitive Avalanche Rated
- P-Channel
- 175°C Operating Temperature
- Fast Switching
- Ease of Paralleling
- Simple Drive Requirements



$$V_{DS} = -100V$$

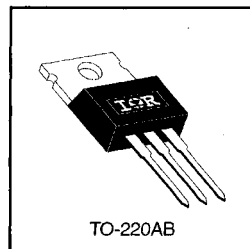
$$R_{DS(on)} = 0.20\Omega$$

$$I_D = -19A$$

Description

Third Generation HEXFETs from International Rectifier provide the designer with the best combination of fast switching, ruggedized device design, low on-resistance and cost-effectiveness.

The TO-220 package is universally preferred for all commercial-industrial applications at power dissipation levels to approximately 50 watts. The low thermal resistance and low package cost of the TO-220 contribute to its wide acceptance throughout the industry.



DATA
SHEETS

Absolute Maximum Ratings

	Parameter	Max.	Units
I_D @ $T_C = 25^\circ C$	Continuous Drain Current, V_{GS} @ -10 V	-19	A
I_D @ $T_C = 100^\circ C$	Continuous Drain Current, V_{GS} @ -10 V	-13	
I_{DM}	Pulsed Drain Current ①	-72	
P_D @ $T_C = 25^\circ C$	Power Dissipation	150	W
	Linear Derating Factor	1.0	W/°C
V_{GS}	Gate-to-Source Voltage	± 20	V
E_{AS}	Single Pulse Avalanche Energy ②	640	mJ
I_{AR}	Avalanche Current ①	-19	A
E_{AR}	Repetitive Avalanche Energy ①	15	mJ
dv/dt	Peak Diode Recovery dv/dt ③	-5.5	V/ns
T_J	Operating Junction and	-55 to +175	°C
T_{STG}	Storage Temperature Range		
	Soldering Temperature, for 10 seconds		
	Mounting Torque, 6-32 or M3 screw		

Thermal Resistance

	Parameter	Min.	Typ.	Max.	Units
$R_{\theta JC}$	Junction-to-Case	—	—	1.0	°C/W
$R_{\theta CS}$	Case-to-Sink, Flat, Greased Surface	—	0.50	—	
$R_{\theta JA}$	Junction-to-Ambient	—	—	62	

Electrical Characteristics @ $T_J = 25^\circ\text{C}$ (unless otherwise specified)

	Parameter	Min.	Typ.	Max.	Units	Test Conditions
$V_{(BR)DSS}$	Drain-to-Source Breakdown Voltage	-100	—	—	V	$V_{GS}=0V$, $I_D=-250\mu A$
$\Delta V_{(BR)DSS}/\Delta T_J$	Breakdown Voltage Temp. Coefficient	—	-0.087	—	$V/^\circ\text{C}$	Reference to 25°C , $I_D=-1\text{mA}$
$R_{DS(on)}$	Static Drain-to-Source On-Resistance	—	—	0.20	Ω	$V_{GS}=-10V$, $I_D=-11A$ ④
$V_{GS(th)}$	Gate Threshold Voltage	-2.0	—	-4.0	V	$V_{DS}=V_{GS}$, $I_D=-250\mu A$
g_{fs}	Forward Transconductance	6.2	—	—	S	$V_{DS}=-50V$, $I_D=-11A$ ④
I_{DSS}	Drain-to-Source Leakage Current	—	—	-100	μA	$V_{DS}=-100V$, $V_{GS}=0V$
		—	—	-500		$V_{DS}=-80V$, $V_{GS}=0V$, $T_J=150^\circ\text{C}$
I_{GSS}	Gate-to-Source Forward Leakage	—	—	-100	nA	$V_{GS}=-20V$
	Gate-to-Source Reverse Leakage	—	—	100		$V_{GS}=20V$
Q_g	Total Gate Charge	—	—	61	nC	$I_D=-19A$
Q_{GS}	Gate-to-Source Charge	—	—	14		$V_{DS}=-80V$
Q_{gd}	Gate-to-Drain ("Miller") Charge	—	—	29		$V_{GS}=-10V$ See Fig. 6 and 13 ④
$t_{d(on)}$	Turn-On Delay Time	—	16	—	ns	$V_{DD}=-50V$
t_r	Rise Time	—	73	—		$I_D=-19A$
$t_{d(off)}$	Turn-Off Delay Time	—	34	—		$R_G=9.1\Omega$
t_f	Fall Time	—	57	—		$R_D=2.4\Omega$ See Figure 10 ④
L_D	Internal Drain Inductance	—	4.5	—	nH	Between lead, 6 mm (0.25in.) from package and center of die contact
L_S	Internal Source Inductance	—	7.5	—		
C_{iss}	Input Capacitance	—	1400	—	pF	$V_{GS}=0V$
C_{oss}	Output Capacitance	—	590	—		$V_{DS}=-25V$
C_{rss}	Reverse Transfer Capacitance	—	140	—		$f=1.0\text{MHz}$ See Figure 5



Source-Drain Ratings and Characteristics

	Parameter	Min.	Typ.	Max.	Units	Test Conditions
I_S	Continuous Source Current (Body Diode)	—	—	-19	A	MOSFET symbol showing the integral reverse p-n junction diode.
I_{SM}	Pulsed Source Current (Body Diode) ①	—	—	-72		
V_{SD}	Diode Forward Voltage	—	—	-5.0	V	$T_J=25^\circ\text{C}$, $I_S=-19A$, $V_{GS}=0V$ ④
t_{rr}	Reverse Recovery Time	—	130	260	ns	$T_J=25^\circ\text{C}$, $I_F=-19A$
Q_{rr}	Reverse Recovery Charge	—	0.35	0.70	μC	$di/dt=100A/\mu s$ ④
t_{on}	Forward Turn-On Time	Intrinsic turn-on time is negligible (turn-on is dominated by L_S+L_D)				

Notes:

① Repetitive rating; pulse width limited by max. junction temperature (See Figure 11)

③ $I_{SD} \leq -19A$, $di/dt \leq 200A/\mu s$, $V_{DD} \leq V_{(BR)DSS}$, $T_J \leq 175^\circ\text{C}$

② $V_{DD}=-25V$, starting $T_J=25^\circ\text{C}$, $L=2.7\text{mH}$
 $R_G=25\Omega$, $I_{AS}=-19A$ (See Figure 12)

④ Pulse width $\leq 300\mu s$; duty cycle $\leq 2\%$.

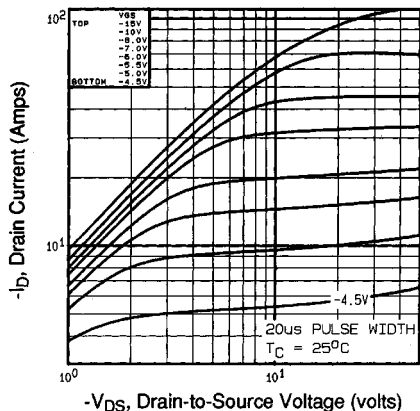


Fig 1. Typical Output Characteristics,
 $T_C = 25^\circ\text{C}$

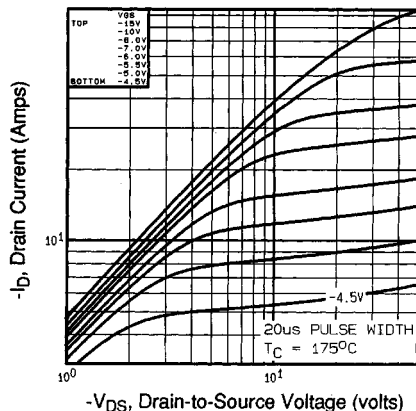


Fig 2. Typical Output Characteristics,
 $T_C = 175^\circ\text{C}$

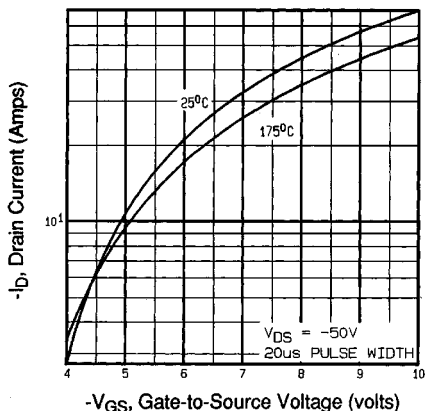


Fig 3. Typical Transfer Characteristics

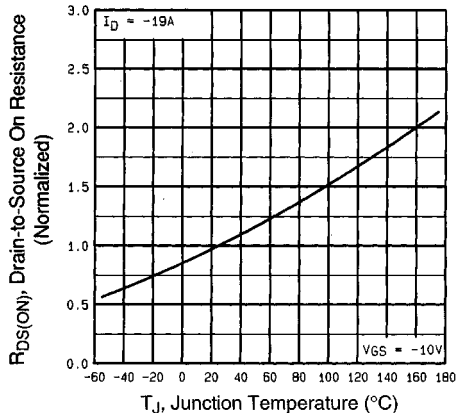


Fig 4. Normalized On-Resistance
Vs. Temperature

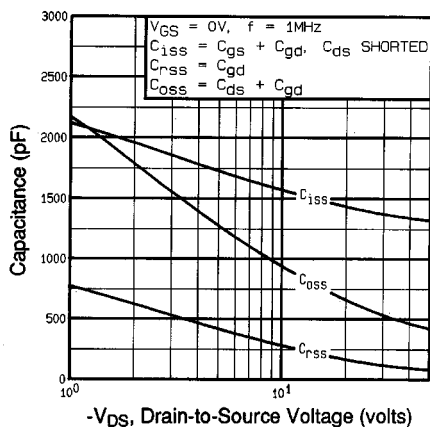


Fig 5. Typical Capacitance Vs. Drain-to-Source Voltage

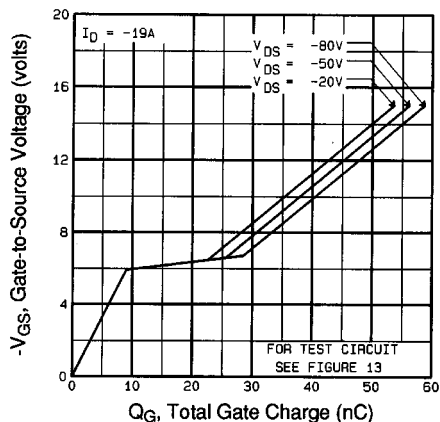


Fig 6. Typical Gate Charge Vs. Gate-to-Source Voltage

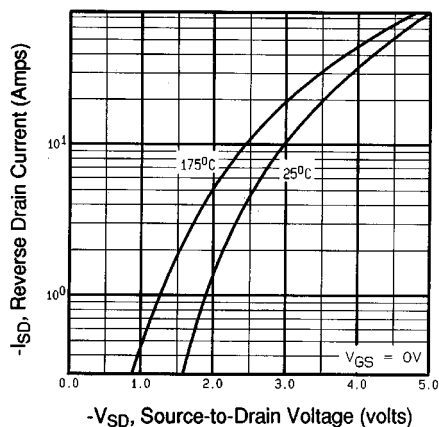


Fig 7. Typical Source-Drain Diode Forward Voltage

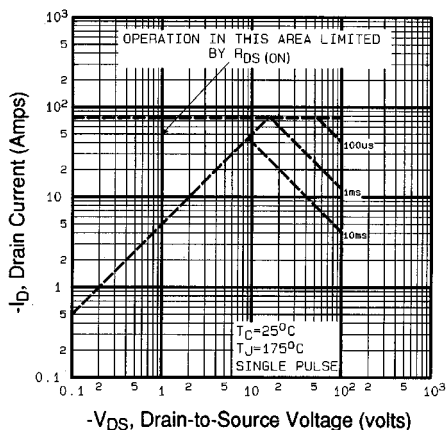


Fig 8. Maximum Safe Operating Area

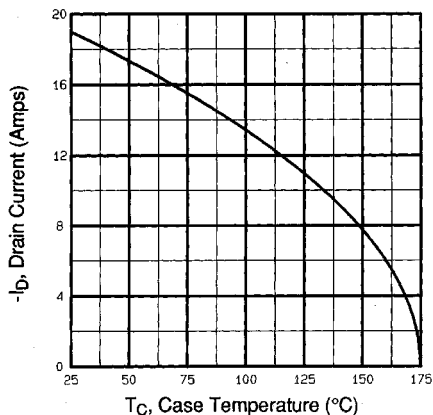


Fig 9. Maximum Drain Current Vs. Case Temperature

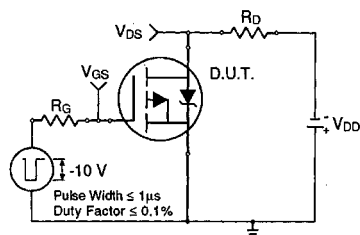


Fig 10a. Switching Time Test Circuit

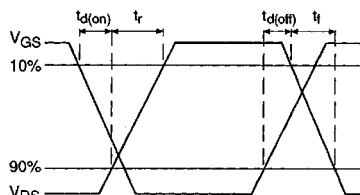


Fig 10b. Switching Time Waveforms

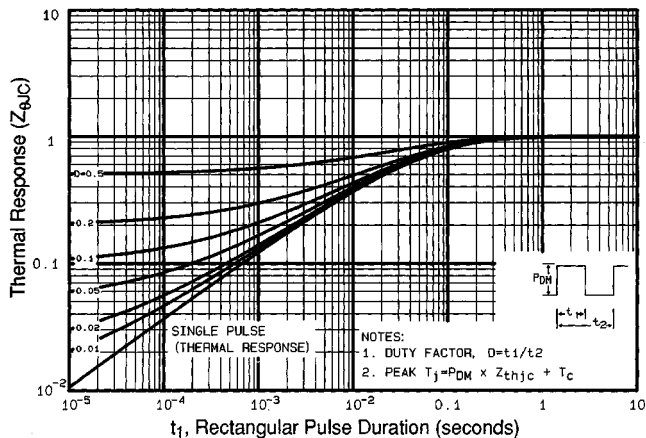


Fig 11. Maximum Effective Transient Thermal Impedance, Junction-to-Case

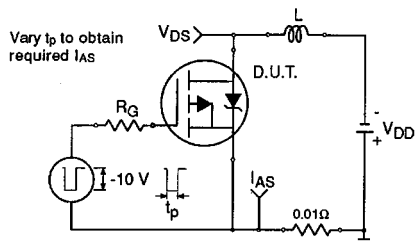


Fig 12a. Unclamped Inductive Test Circuit

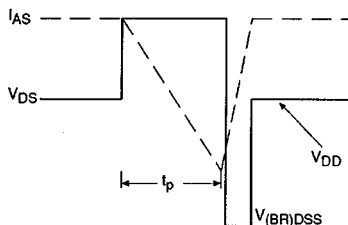


Fig 12b. Unclamped Inductive Waveforms

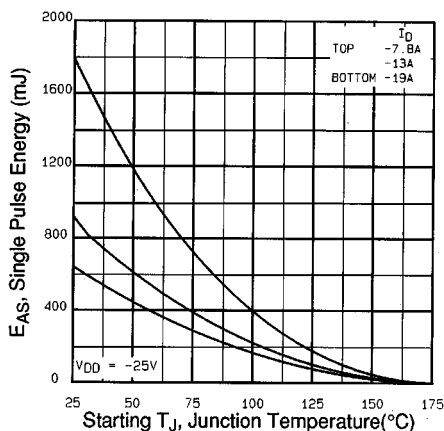


Fig 12c. Maximum Avalanche Energy Vs. Drain Current

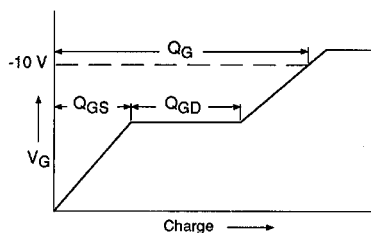


Fig 13a. Basic Gate Charge Waveform

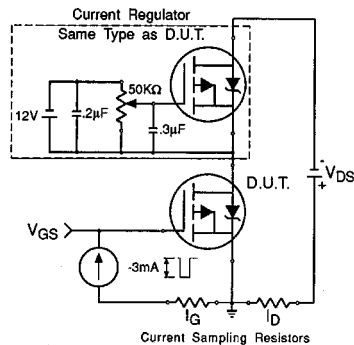


Fig 13b. Gate Charge Test Circuit

Appendix A: Figure 14, Peak Diode Recovery dv/dt Test Circuit – See page 1506

Appendix B: Package Outline Mechanical Drawing – See page 1509

Appendix C: Part Marking Information – See page 1516

Appendix E: Optional Leadforms – See page 1525

International Rectifier